

日本国特許庁
JAPAN PATENT OFFICE

JC971 U.S. PRO
10/001785



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2000年12月 5日

出願番号
Application Number:

特願2000-370724

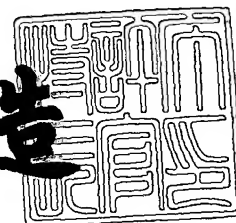
出願人
Applicant(s):

株式会社半導体エネルギー研究所

2001年 9月27日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3088756

【書類名】 特許願

【提出日】 平成12年12月 5日

【整理番号】 P005335

【あて先】 特許庁長官 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 高野 圭恵

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 大力 浩二

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の作製方法

【特許請求の範囲】

【請求項 1】

絶縁表面上に形成された非晶質半導体膜に結晶化を促進する触媒元素を塗布した後、光源を制御して前記非晶質半導体膜にパルス状の光の照射をして結晶化する工程において、前記光源の発光時間は、1～60秒である工程を含むことを特徴とする半導体装置の作製方法。

【請求項 2】

絶縁表面上に形成された結晶化を促進する触媒元素を含む結晶質半導体膜に周期表の15族に属する不純物元素を添加した後、光源を制御して前記結晶質半導体膜にパルス状の光を照射し、前記触媒元素をゲッタリングする工程において、前記光源の発光時間は、1～40秒間である工程を含むことを特徴とする半導体装置の作製方法。

【請求項 3】

請求項1または請求項2において、前記光源の最高強度保持時間は、1～5秒であることを特徴とする半導体装置の作製方法。

【請求項 4】

請求項1または請求項2において、前記光源は、基板の上側から、基板の下側からもしくは基板の下側および上側から照射されることを特徴とする半導体装置の作製方法。

【請求項 5】

請求項1または請求項2において、前記光源は、赤外光、または紫外光を発する光源であることを特徴とする半導体装置の作製方法。

【請求項 6】

請求項1または請求項2において、前記光源は、ハロゲン化金属ランプ、キセノンアークランプ、低圧水銀ランプを用いることを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 1 または請求項 2 において、前記光源を制御して半導体膜にパルス状の光を照射する工程は、窒素ガス、不活性ガスまたは液体を冷媒として用いた冷却が同時に行われていることを特徴とする半導体装置の作製方法。

【請求項 8】

絶縁表面上に非晶質半導体膜を形成する第 1 の工程と、

前記非晶質半導体膜表面に結晶化を促進する触媒元素を塗布し触媒元素含有領域を形成する第 2 の工程と、

表面に前記触媒元素が塗布された非晶質半導体膜に光源を制御してパルス状の光を照射し、該非晶質半導体膜を結晶化して結晶質半導体膜を形成する第 3 の工程と、

前記結晶質半導体膜に周期表の 1 5 族に属する不純物元素を添加する第 4 の工程と、

前記不純物元素が添加された結晶質半導体膜に光源を制御してパルス状の光を照射し、前記触媒元素をゲッタリングさせる第 5 の工程と、
を含む半導体装置の作製方法。

【請求項 9】

絶縁表面上に非晶質半導体膜を形成する第 1 の工程と、

前記非晶質半導体膜表面に結晶化を促進する触媒元素を塗布し触媒元素含有領域を形成する第 2 の工程と、

表面に前記触媒元素が塗布された非晶質半導体膜に光源を制御してパルス状の光を照射し、該非晶質半導体膜を結晶化して結晶質半導体膜を形成する第 3 の工程と、

前記結晶質半導体膜に周期表の 1 5 族に属する不純物元素を添加する第 4 の工程と、

前記不純物元素が添加された結晶質半導体膜に光源を制御してパルス状の光を照射し、前記触媒元素をゲッタリングさせる第 5 の工程と、

前記第 5 の工程において触媒元素をゲッタリングした結晶質半導体膜を所望の形状の半導体層に形成する第 6 の工程と、

前記半導体層を覆うゲート絶縁膜を形成する第 7 の工程と、

前記ゲート絶縁膜上にゲート電極を形成する第 8 の工程と、

前記半導体層に n 型不純物元素を添加する第 9 の工程と、

後の p チャネル型 T F T の活性層となる半導体層に p 型不純物元素を添加する第 1 0 の工程と、

光源を制御してパルス状の光を照射し、前記半導体層に添加された n 型不純物元素および p 型不純物元素を活性化する第 1 1 の工程と、を含む半導体装置の作製方法。

【請求項 1 0】

絶縁体上に、結晶化を促進する触媒元素を含む薄膜を形成する第 1 の工程と、前記薄膜上に半導体膜を形成し、所望の形状の半導体層を形成する第 2 の工程と、

前記半導体層上にマスク絶縁膜を形成し、前記半導体層に p 型不純物元素を添加する第 3 の工程と、

前記マスク絶縁膜を除去したのち、ゲート絶縁膜を形成する第 4 の工程と、

前記ゲート絶縁膜上に導電膜 (A) および導電膜 (B) を形成し、ゲート電極を形成する第 5 の工程と、

前記半導体層に n 型不純物元素を添加する第 6 の工程と、

後の p チャネル型 T F T の活性層となる半導体層に p 型不純物元素を添加する第 7 の工程と、

前記第 7 の工程の後、光源を制御してパルス状の光を照射して前記半導体層を結晶化する第 8 の工程と、

前記ゲート電極上に第 1 層間絶縁膜を形成する第 9 の工程と、

光源を制御してパルス状の光を照射して、前記半導体層に添加された不純物元素を活性化し、前記半導体層中の触媒元素をゲッタリングする第 1 0 の工程と、を含むことを特徴とする半導体装置の作製方法。

【請求項 1 1】

請求項 1 0 において、前記半導体層の結晶化工程および前記半導体層に添加された不純物元素の活性化工程は、ロータリーポンプおよびメカニカルブースターポンプにより排気を行い、酸素濃度を低減した減圧雰囲気下において行われるこ

とを特徴とする半導体装置の作製方法。

【請求項 1 2】

請求項 1、請求項 2、請求項 8、請求項 9、請求項 1 0 のいずれか一項において、前記触媒元素は、Ni、Fe、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Au から選ばれた一種または複数種であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は絶縁表面を有する基板上に形成された結晶質半導体膜を用いた薄膜トランジスタ（以下、TFT という）で形成された回路を有する半導体装置の作製方法に関する。特に本発明は、画素部とその周辺に設けられる駆動回路を同一基板上に設けた液晶表示装置および該液晶表示装置を表示部に用いた電気器具（電子機器ともいう）に関する。

【0 0 0 2】

【従来技術】

情報化社会の急速な発展に伴い、企業だけでなく個人にもパーソナルコンピュータ（PC）をはじめとする情報家電の普及が急速に進んできている。携帯用情報機器や PC のディスプレイの省スペース化といった面ではやくから有望視されているのが、液晶表示装置（液晶ディスプレイ）である。しかし、液晶表示装置の製造工程は複雑で歩留まりが低く、そのため製造コストが高いといった問題があった。

【0 0 0 3】

また近年、電界効果移動度の問題から基板（例えば、ガラス基板、石英基板、ステンレス鋼基板等）上に設けられた絶縁表面上に形成された非晶質半導体膜（以下、アモルファスシリコン膜という）を結晶化させて、多結晶状態になった多結晶半導体膜（以下、ポリシリコン膜または結晶性シリコン膜という）を用いた薄膜トランジスタ（以下、TFT という）の開発が盛んになってきている。なかでも、結晶化のための加熱処理を低温（600℃以下）で行って作成された多結

晶シリコン膜は、低温ポリシリコン膜と称されている。

【0004】

低温ポリシリコン膜を作成する方法としては、主にレーザーアニール法やイオンドーピング法などが主に用いられている。良質な低温ポリシリコン膜を得る方法として、金属元素を結晶化を促進する触媒元素として用いる技術について、特開平7-18354号公報等で開示されている。金属元素としては、ニッケル(Ni)、パラジウム(Pd)、鉛(Pb)、スズ(Sn)などが用いられる。これらの触媒元素を溶液塗布法、スパッタ法、イオン注入法、蒸着法、プラズマ処理法などの方法により半導体(シリコン)膜に添加して、結晶化のための加熱処理を行う。しかし、これらの処理は低温で処理できるかわりに、処理時間が長いという問題があった。

【0005】

また、環境問題が深刻化し、全世界レベルで家電機器に関する省エネルギー化対策を取る必要が迫られている。そこで、液晶セルの量産のための製造工程の高効率化や製造コストの低減といった課題を解決するために、製造工程における基板の大型化が求められており、大型のガラス基板から複数のTFT基板をとるための技術開発が進められている。

【0006】

なお、本明細書において、液晶セルとは画素TFTの形成された基板と対向基板との間に液晶が挟まれた状態の表示デバイスのことを指す。

【0007】

【発明が解決しようとする課題】

製造工程の効率を向上するために、現在は1枚の大型ガラス基板、例えば、550mm×650mmの基板から、6枚の12.1型の液晶セルを製造することができる。今後は、さらに大型のガラス基板から多くの液晶セルを製造する技術および製造装置の導入が求められている。ガラス基板の大型化に伴い、製造工程で用いられる装置も当然、大型化させる必要があるが、加熱処理を行うため炉は設置面積の増大に関する問題だけでなく大型の炉を均一に十分に温めるためのエネルギーを考えると膨大な消費電力となる。

【 0 0 0 8 】

そこで、製造の効率や生産性の向上の点を考慮すると加熱方法として、RTA (Rapid Thermal Anneal) 法が適していると考えられる。しかし、RTA法は、半導体層中での不純物の拡散を抑制することを目的として、高温で短時間の加熱処理を行う方法であり、触媒元素を用いた結晶化工程やゲッタリング工程といった元素の拡散を必要とする半導体膜の加熱処理工程では、所望の効果をj得る前に、ガラス基板が歪みを起こしてしまう可能性がある。

【 0 0 0 9 】

本発明は上記問題を解決して、量産を可能にするために、大型化に対応したガラス基板上に良好な結晶質半導体膜を効率よく作製する方法を提供することを課題とする。

【 0 0 1 0 】

【課題を解決するための手段】

複数の光源を制御してパルス状に照射することによって、ガラスに熱が伝わる前に処理温度を下げるので、ガラス基板上に成膜された半導体膜の加熱処理を可能にしている。さらに、パルス状に制御した光源の点灯による熱の伝達を温度センサーにより制御しており、この制御にあわせてガラス基板にガラス転移温度以上の熱が伝わらないような冷却手段を用いている。加熱および冷却を同時に行っているため、加熱処理中にガラス転移温度を超えない、もしくは超える時間を短くすることができる。また、この冷却を伴う加熱処理を繰り返すことにより、半導体膜の結晶化を促進する触媒元素が半導体中を拡散する温度を保持している間も、ガラス基板を歪ませることなく、比較的短時間で効率よく半導体膜の結晶化および触媒元素をゲッタリングするための半導体膜の加熱処理を行うことができる。

【 0 0 1 1 】

さらに基板の大型化に対応できるPPTA (Plural Pulse Thermal Anneal) 装置を用いて結晶化工程、ゲッタリング工程などのための加熱処理を行い、高温で長時間の加熱処理を必要とするため消費電力が大きくなる電気炉を用いることなく効率的にTFT基板を製造することができる。

【 0 0 1 2 】

本発明は光源をパルス状に発光させて照射することにより、瞬間的に半導体膜だけを加熱してその熱がガラス基板に伝わる前に加熱を止めることができる急速加熱、急冷が可能な加熱処理方法であるため、ガラス基板が熱によって変形したりダメージを受けたりすることはない。

【 0 0 1 3 】

【発明の実施の形態】

本発明で開示する P P T A 装置を用いた結晶化方法およびゲッタリング方法について、図 1 を用いて説明する。

【 0 0 1 4 】

まず、光を透過するガラス基板 1 0 の絶縁表面上に下地絶縁膜 1 1 を形成する。下地絶縁膜としては、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜のいずれかの膜を用いればよく、またこれらの膜を積層してもよい。

【 0 0 1 5 】

次いで、下地絶縁膜 1 1 上に非晶質半導体膜 1 2 を形成する。本実施形態では、アモルファスシリコン膜を 5 5 nm 形成した。続いて、アモルファスシリコン膜 1 2 の表面に結晶化を促進する触媒元素として公知の方法でニッケル (N i) を塗布し、触媒元素含有層 1 3 を形成する。

【 0 0 1 6 】

この基板を処理室 1 4 に移動させ、加熱処理を行う。加熱処理は基板の下側に 1 1 本および上側に 1 0 本設置されたハロゲンランプ (赤外光) 1 5 を 1 ~ 6 0 秒 (好ましくは 3 0 ~ 6 0 秒)、1 ~ 1 0 回 (好ましくは、2 ~ 6 回) 点灯させる。図 4 (A) は、加熱処理中の光源の強度、図 4 (B) の実線グラフは、シリコンウエハに埋め込まれた熱電対 (図 3 の 5 0 8 b) で測定した基板近傍の温度、図 4 (B) の破線グラフは基板中央部裏側から処理室外側の放射温度計 (図 3 の 5 0 8 a) で測定した温度である。このグラフから、ハロゲンランプが供給する熱 (シリコンウエハに埋め込まれた熱電対で測定) は 7 0 0 ~ 1 3 0 0 °C であると考えられる。本実施形態では、光源としてハロゲンランプを用いているが、その他、キセノンランプのように、紫外光ランプを光源として用いるのも好まし

い。

なお、図3に示すように、本明細書において開示するPPTA装置には冷却手段として、反応室内および反応室を冷却する手段が設けられており、光源をパルス状に制御して半導体膜に照射し、半導体膜を加熱処理するのと同時に、ガラス基板が歪まないように冷媒を用いて冷却をしている。反応室内の冷媒としては、窒素ガス、ヘリウムなどの不活性ガス、反応室そのものを冷却する冷媒としては、窒素ガス、ヘリウムなどの不活性ガスもしくは液体を用いればよい。本実施形態では、窒素ガスを2～10 (slm) を流入している。

また、光源として用いるランプは、図4(B)のグラフで示すようにパルス状に温度を制御できれば、赤外光だけでなく、紫外光を発するランプや、一般的なハロゲン化金属ランプ、キセノンアークランプ、低圧水銀ランプのいずれを用いてもよい。

さらに、結晶化のための加熱処理はロータリーポンプやメカニカルブースターポンプなどを用いて排気を行い、酸素濃度を低減した減圧雰囲気において行えば、さらに効果的である。

【0017】

PPTA装置により結晶化を行って得られた結晶質シリコン膜16を光学顕微鏡で観察した様子を図5(A)に示す。また、セコエッチング法で処理した半導体膜の粒界をSEMにて観察した結果を図5(B)に示す。図5(A)は光学顕微鏡の透過モードで観察しており、結晶質シリコンと非晶質シリコンの透過率の違いから、黒くなっている部分が非晶質シリコンの領域であると考えられる。非晶質シリコンのままであると思われる領域はほとんど見られない。ここで、結晶化の様子を観察するために、さらに画像処理を行って結晶化率を測定した。

【0018】

光学顕微鏡により観察して撮影された写真を画像処理により2階調化する。グリーンにおいて非晶質シリコンと結晶質シリコンの分離ができるため、写真をグリーンの画像とし、この画像を2階調化して非晶質シリコン領域と結晶質シリコンの領域に分離し、画像処理ソフト(NIH-Image)を用いて計算した。この測定法によると、結晶化率は99.8%であった。

【 0 0 1 9 】

次いで、PPTA装置を用いたゲッタリング処理について図1 (D)、(E) および図2で説明する。ゲッタリング作用を有する周期表の15族に属する不純物元素（代表的にはリン）を結晶質シリコン膜16に添加するためにマスク絶縁膜17を形成し、リン(P)を添加して、ゲッタリング領域18を形成する。このゲッタリング領域18には、 $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ のリンが添加されている。

【 0 0 2 0 】

触媒元素は半導体膜全面に塗布されており、後のチャネル形成領域となる領域にも $1 \times 10^{17} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ の触媒元素が残存している。基板の下面および上面からランプ光をパルス状にして照射（以下、パルス状にして照射されるランプ光のことをパルス光とする）し、ゲッタリング領域18に触媒元素をゲッタリングさせる。パルス光は、結晶化のための加熱処理と同様にハロゲンランプを用い、1220℃まで加熱して40秒間その温度を保持する。次いで、300～400℃まで冷却する。この処理を1回行っただけでもゲッタリングの効果を確認することができるが、さらに好ましくは2～20回の処理を行うとよい。この加熱処理により、半導体膜中の触媒元素を $1 \times 10^{17} \text{ atoms/cm}^3$ 以下に低減することができる。加熱処理中は、ガラス基板に熱が伝わらないようにするために反応室内に冷媒として窒素ガス2～10 (slm) を流入させている。なお、ゲッタリングのための加熱処理も、結晶化のための加熱処理と同様にロータリーポンプやメカニカルブースターポンプにより排気を行って雰囲気が大気圧以下の減圧雰囲気でを行うと、ゲッタリングの効率がさらによくなる。

【 0 0 2 1 】

上記した加熱処理は、半導体膜にランプ光をパルス状に照射して結晶化やゲッタリングといった処理を施しているが、加熱がパルスの行的に行われる（例えば、光源自体を動かしたり、基板自体を動かしたりして半導体膜にパルス光を照射するのと同じ効果にする）のであれば、光源（ランプ）をパルス状に制御する必要はない。

【 0 0 2 2 】

ここで、本発明で用いられる P P T A 装置の一例を図 3 を用いて簡単に説明する。枚葉式で処理室 5 0 0 は、石英で形成されている。処理室 5 0 0 のまわりは冷却するために水冷式の冷却装置 5 0 1 が設けられている。光源 5 0 2 としては、棒状のハロゲンランプが基板の下側および上側に設けられ、実施形態では両側の光源が用いられている。ただし、光源の使用は片側のみでもよく、使用者が適宜決定すればよい。光源 5 0 2 は、光源制御装置 5 0 3 により制御されパルス光（例えば、 $0.5\mu\text{m} \sim 3\mu\text{m}$ の波長を含む）として点灯する。

【 0 0 2 3 】

処理室 5 0 0 には、冷媒供給源 5 0 4 から冷媒として窒素ガスが供給される。なお、温度センサー 5 0 8 a、5 0 8 b によって測定された結果をもとに、制御手段 5 0 6 で冷媒の供給量を制御したり、光源の強度を制御したりする。処理室 5 0 0 に供給された冷媒は、排気口 5 0 9 から外部に排出され処理室 5 0 0 は常に清浄なガスで充填されるようになっている。

【 0 0 2 4 】

基板は、ローダ／アンローダ室 5 1 3 で基板ホルダーに設置され、搬送室 5 1 2 の搬送手段 5 1 1 により処理室 5 0 0 に搬送される。搬送室 5 1 2 と処理室 5 0 0 との間には仕切り弁 5 1 0 が設けられている。

【 0 0 2 5 】

（実施形態 1）

本発明を用いて T F T 基板を作製する方法の一例について本実施形態で図 6 ～ 9 を用いて説明する。

まず本実施形態では、光を透過するアルミノホウケイ酸ガラスまたはバリウムホウケイ酸ガラスなどからなるガラス基板または、比重が 2.5g/cm^3 以下、熱膨張係数が $35.0 \times 10^{-7}/^\circ\text{C}$ 以下のガラス基板を用いる。ガラス基板 1 0 0 上に、下地絶縁膜 1 0 1 を形成する。下地絶縁膜 1 0 1 は、CVD 装置で SiH_4 と N_2O を用い、酸化窒化シリコン（ SiNO ）膜 1 0 1 a を形成し、次いで、酸化窒化シリコン（ SiON ）膜 1 0 1 b を同じチャンバーにて形成する。 SiNO 膜と SiON 膜との積層の膜厚が $50 \sim 200\text{nm}$ の厚さになるように形成する。

【 0 0 2 6 】

次いで、非晶質半導体膜としてアモルファスシリコン膜 1 0 2 を形成する。次いで、アモルファスシリコン膜 1 0 2 上にマスク絶縁膜（図示せず）を形成する。マスク絶縁膜を介してアモルファスシリコン膜 1 0 2 に p 型を付与する不純物元素（以下、p 型不純物元素という）を添加する工程で用いられる。p 型不純物元素としては、代表的には 1 3 族に属する元素、典型的にはボロンまたはガリウムを用いることができる。この工程（チャネルドープ工程という）は T F T のしきい値電圧を制御するための工程である。なお、ここではジボラン（ B_2H_6 ）を質量分離しないでプラズマ励起したイオンドープ法でボロンを添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

【 0 0 2 7 】

次いで、アモルファスシリコン膜 1 0 2 の結晶化処理を行う。まず、アモルファスシリコン膜 1 0 2 の表面に重量換算で 1 0 ppm のニッケルを含む酢酸ニッケル塩溶液を塗布して、触媒元素含有層 1 0 3 を形成する。塗布方法は、スピナーによる塗布、またはスパッタ法等公知の方法でよい。続いて、図 4（B）の実線グラフで示すように、加熱のために光源を制御してパルス状に照射を行うことにより（以下、光源を制御してパルス状に照射された光をパルス光という）1 2 2 0℃（図 3 の 5 0 8 b で示す温度センサーの測定）を 4 0 秒保持したら 5 秒間パルス光を切る作業を 1 サイクルとし、これを 3 回繰り返す、4 パルス目は、1 2 2 0℃（図 3 の 5 0 8 b で示す温度センサーの測定）を 6 0 秒間保持した。なお、パルス光が最高強度を保持する時間は、1 ～ 5 秒程度である。本実施形態ではパルス光の照射を 4 回にしているが、2 ～ 1 0 回行ってよい。これにより結晶質シリコン膜 1 0 5 が形成される。なお、結晶化率をさらに高め、結晶粒内の欠陥を補修するために、結晶質シリコン膜 1 0 5 に対してレーザー照射を行ってもよい。

また、結晶化処理の前に、アモルファスシリコン膜中に含まれる水素量を減らすための熱処理を行ってもよい。

【 0 0 2 8 】

続いて、結晶質シリコン膜 1 0 5 から結晶化処理に用いた触媒元素をゲッター

ングするために、ゲッターリング作用を有する周期表の 1 5 族に属する不純物元素（代表的にはリン）を添加して、ゲッターリング領域 1 0 7 を形成する。マスク絶縁膜を形成し、結晶質シリコン膜が露出した領域にリンを添加する。ゲッターリング領域 1 0 7 には、リンだけでなくボロンが添加されていてもよい。この後、パルス光 1 0 6 を照射する。照射するパルス光は 1 0 0 ~ 2 0 0 °C / 秒の速度で 1 2 2 0 °C まで加熱し、4 0 秒間保持し、冷却温度は、5 0 ~ 1 5 0 °C / 秒として、3 0 0 ~ 4 0 0 °C まで冷却するというパルス光が適している。また、ガラス基板がガラス転移温度以上にならないように、冷媒として窒素ガスを 2 ~ 1 0 (slm) 流入している。このようなパルス光を 1 回照射することで、触媒元素がゲッターリング領域 1 0 7 にゲッターリングされる。十分なゲッターリング効果を得るために、パルス光照射は 2 ~ 2 0 回行ってよい。また、半導体膜の結晶化および触媒元素のゲッターリングのための加熱処理の工程は、ロータリーポンプやメカニカルブースターポンプにより排気を行って酸素濃度を低減した減圧雰囲気で行うことが好ましい。

【 0 0 2 9 】

このようにして得られた良質の結晶質シリコン膜 1 0 5 を島状にパターニングして後の T F T の活性層となる半導体層 1 0 8 ~ 1 1 2 を形成する。次いで、島状の半導体層 1 0 8 ~ 1 1 2 上に、ゲート絶縁膜 1 1 3 をプラズマ C V D 法にて厚さ 5 0 ~ 1 5 0 nm に形成する。次いで、ゲート電極を形成するための導電膜として、厚さ 2 0 ~ 1 0 0 nm の導電膜 (A) 1 1 4 および厚さ 1 0 0 ~ 4 0 0 nm の導電膜 (B) 1 1 5 を形成する。本実施形態では、導電膜 (A) を T a N、導電膜 (B) を W として形成したが、T a、W、T i、M o、A l、C u から選ばれた元素、またはこれらの元素を主成分とする合金材料もしくは化合物材料のいずれかで形成すればよい。

【 0 0 3 0 】

次いで、レジストからなるマスク 1 1 6 a ~ 1 1 6 g を形成し、導電膜 (A) 1 1 4 および導電膜 (B) 1 1 5 をエッチングして、導電膜 (A) および導電膜 (B) の積層からなるゲート電極 1 1 7 ~ 1 2 0 を形成する。エッチング方法に限定はないが、I C P (Inductively Coupled Plasma: 誘導結合型プラズマ) エ

ツチング法を用いるとよい。エッチング用ガスには CF_4 と Cl_2 とを用いる。同一の工程で、保持容量の上部電極となる容量配線121、配線122、123が形成される。

【0031】

ゲート電極117～120、配線121～123が形成されたら、該ゲート電極をマスクとしてゲート絶縁膜113を介してイオンドープ法により半導体層108～112にn型を付与する不純物元素（以下、n型不純物元素という）を添加する。この工程により、不純物濃度が $1 \times 10^{16} \sim 1 \times 10^{18} \text{ atoms/cm}^3$ のn型不純物領域124a～124eが形成される。

【0032】

次いで、レジストからなるマスクをそのままに第2のエッチング処理を行い第2の形状のゲート電極および配線125～131を形成する。続いて、第2の形状のゲート電極および配線125～131をマスクにして、さらにn型不純物元素の添加を行う。これにより、後にソース領域またはドレイン領域になるn型不純物濃度が $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ のn型不純物領域(n^+)と、該n型不純物領域(n^+)よりチャネル形成領域側に後に低濃度不純物領域（以下、LDD領域という）となるn型不純物元素濃度が $1 \times 10^{18} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ のn型不純物領域(n^-)132a～132eが形成される。

【0033】

そして、後のnチャネル型TFTとなる領域にレジストからなるマスク133、134を形成し、p型不純物元素を添加して、p型不純物領域135a、135bを形成する。なお、p型不純物領域135の不純物濃度は、先の工程において添加されているn型不純物濃度の最大値に対して1.5～3倍の $2 \times 10^{20} \sim 2 \times 10^{21} \text{ atoms/cm}^3$ となるようにすればよい。

【0034】

次いで、後の駆動回路のnチャネル型TFTおよび第2のpチャネル型TFTをレジストからなるマスク136、137で覆ってエッチング処理を行い、後の駆動回路の第1のpチャネル型TFT、画素TFTおよび配線において、第3の形状のゲート電極と配線138～142を形成した。

【 0 0 3 5 】

次いで、半導体膜に添加された不純物元素の活性化のための加熱処理を行う。この加熱処理は、図 3 に示す P P T A 装置を用いてパルス光を複数回照射して活性化を行う。パルス光は基板裏面側（本明細書において、T F T が形成される面を基板表面とする）から照射する。この加熱処理により確実に不純物を活性化することができる。

【 0 0 3 6 】

活性化処理後、窒化シリコン膜または酸化窒化シリコン膜からなる第 1 の層間絶縁膜 1 4 3 をプラズマ C V D 法により形成する。そして、第 1 の層間絶縁膜 1 4 3 中から水素を放出させ、半導体膜の水素化を行うための加熱処理をする。この加熱処理は、3 5 0 ~ 4 5 0 ℃（好ましくは、4 1 0 ℃）でクリーンオーブンで行えばよい。または、公知のプラズマ化されることによって生じた水素を含む雰囲気中での水素化処理を行ってもよい。

【 0 0 3 7 】

次いで、第 2 の層間絶縁膜 1 4 4 として、アクリルまたはポリイミドなどの有機絶縁材料を用いて平坦化を行う。そして、第 1 の層間絶縁膜 1 4 3 および第 2 の層間絶縁膜 1 4 4 に、後の T F T の活性層となる半導体膜 1 0 8 ~ 1 1 2 にまで達するコンタクトホールを形成し、そこに、厚さ 1 0 0 ~ 2 0 0 nm の T i 膜、厚さ 2 5 0 ~ 3 5 0 nm の合金膜（A l と T i との合金膜）、厚さ 5 0 ~ 1 5 0 nm の T i 膜を積層して、所望の形状にパターニングし、接続配線 1 4 5 ~ 1 5 2 を形成して、それぞれの T F T を電氣的に接続する。

【 0 0 3 8 】

また、画素部 2 0 6 においては、画素電極 1 5 3 を形成する。画素電極 1 5 3 は、画素 T F T のドレイン領域 1 2 4 d および保持容量 2 0 4 の下部電極（不純物が半導体膜） 1 3 5 c と電氣的に接続される。

【 0 0 3 9 】

n チャネル型 T F T 2 0 1 は、活性層にチャネル形成領域 1 6 1、ソース領域およびドレイン領域 1 2 4 a、L D D 領域 1 3 2 a を有する。

【 0 0 4 0 】

第1のpチャネル型TFT202は、活性層にチャネル形成領域162、ソース領域およびドレイン領域135を有する。

【0041】

第2のpチャネル型TFT203は、活性層にチャネル形成領域163、ソース領域およびドレイン領域135b、LDD領域135eを有する。なお、ゲート電極127がLDD領域135eと重なる領域を有している。

【0042】

画素TFT203は、活性層にチャネル形成領域164、ソース領域およびドレイン領域124d、LDD領域132dを有する。

【0043】

保持容量204は、下部電極（不純物元素が添加された半導体膜）112、誘電体（ゲート絶縁膜113から連続して形成された絶縁膜）および上部電極（ゲート電極を形成する導電膜（A）および導電膜（B）の積層からなる）129を有する。

【0044】

以上、nチャネル型TFT201およびpチャネル型TFT202からなるCMOS構造を含む駆動回路205と、画素TFT203および保持容量204を含む画素部206からなるアクティブマトリクス基板が作製される。

【0045】

本実施形態で開示するように本発明を用いると、PPTA装置により加熱処理を短時間で行うことができ、スループットが向上し、効率よく信頼性の高いTFTを作製することができる。

【0046】

（実施形態2）

ボトムゲート型のTFT基板の製造工程に実施形態1で示した工程を適応することができる。

【0047】

基板50上に、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜等の絶縁膜を形成し（図示せず）、ゲート電極を形成するために導電膜を形成し、所望

の形状にパターニングしてゲート電極 5 1 を得る。導電膜には、T a、T i、W、M o、C r または A l から選ばれた元素またはいずれかの元素を主成分とする導電膜を用いればよい。

【 0 0 4 8 】

次いで、ゲート絶縁膜 5 2 を形成する。ゲート絶縁膜は、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜の単層、もしくはいずれかの膜の積層構造にしてもよい。

【 0 0 4 9 】

次いで、非晶質半導体膜としてアモルファスシリコン膜 5 3 を熱 C V D 法、プラズマ C V D 法、減圧 C V D 法、蒸着法またはスパッタリング法により 1 0 ~ 1 1 5 0 nm 厚に形成する。なお、ゲート絶縁膜 5 2 とアモルファスシリコン膜 5 3 とは、同じ成膜法で形成することが可能であるため、両者を連続形成してもよい。連続形成することで、一旦大気に曝すことがなくなり、表面の汚染を防ぐことができ、作製する T F T の特性バラツキやしきい値電圧の変動を低減することができる。

【 0 0 5 0 】

次いで、アモルファスシリコン膜の結晶化処理を行う。結晶化工程は、レーザーを照射する結晶化方法もしくは実施形態で開示した結晶化を促進する触媒元素を用いる結晶化方法のいずれかを用いればよい。なお、結晶化を促進する触媒元素を用いる結晶化方法を用いた場合は、触媒元素をゲッタリングする処理を行う。なお、ゲッタリングの方法は実施形態に開示した方法を用いればよい。

【 0 0 5 1 】

次いで、保護絶縁膜 5 6 を 1 0 0 ~ 4 0 0 nm 厚で形成する。続いて、レジストからなるマスク（図示せず）を用いて、後の n チャネル型 T F T の活性層となる結晶性シリコン膜に n 型を付与する不純物元素、後の p チャネル型 T F T の活性層となる結晶性シリコン膜に p 型不純物元素を添加して、ソース領域、ドレイン領域、L D D 領域を形成する。

【 0 0 5 2 】

次いで、結晶性シリコン膜に添加された不純物元素を活性化する処理を行う。

活性化処理は、実施形態 1 で開示したパルス光を用いた加熱処理を行えばよい。続いて活性化処理後、公知のプラズマ化されることによって生じた水素を含む雰囲気中での水素化処理を行ってもよい。

【 0 0 5 3 】

次いで、結晶性シリコン膜上の絶縁膜 5 6 を除去し、結晶性シリコン膜を所望の形状の半導体層に形成した後、層間絶縁膜 5 7 を形成する。層間絶縁膜は、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜等のシリコンを含む絶縁膜のいずれか、もしくはそれらの積層で厚さ 5 0 0 ~ 1 5 0 0 nm になるように形成する。

【 0 0 5 4 】

その後、それぞれの T F T のソース領域またはドレイン領域に達するコンタクトホールを形成して、各 T F T を電氣的に接続するための配線 5 8 を形成する。

【 0 0 5 5 】

以上のように、本発明は T F T の形状に関わらず適応することができる。

【 0 0 5 6 】

(実施形態 3)

本実施形態では、実施形態 1 で作製した T F T 基板からアクティブマトリクス駆動の液晶表示装置を作製する工程を説明する。図 1 2 は、T F T 基板と対向基板 1 8 1 とをシール材で貼り合わせた状態を示している。T F T 基板には柱状のスペーサ 1 8 3 を形成する。柱状のスペーサは画素電極上に形成されるコンタクト部のくぼみに合わせて形成するとよい。柱状スペーサは用いる液晶材料にも依存するが、3 ~ 1 0 μ m の高さで形成する。コンタクト部では、コンタクトホールに対応した凹部が形成されるので、この部分に合わせてスペーサを形成することにより液晶の配向の乱れを防ぐことができる。その後、配向膜 1 8 2 を形成し、ラビング処理を行う。対向基板 1 8 0 には透明導電膜 1 8 4、配向膜 1 8 1 を形成する。その後、T F T 基板および対向基板 1 8 0 をシール材により貼り合わせて液晶を注入し、液晶層 1 8 5 を形成する。以上のようにして作製されるアクティブマトリクス駆動の液晶表示装置を完成させることができる。

【 0 0 5 7 】

(実施形態 4)

PPTA装置を用いてアクティブマトリクス基板を作製する他の方法について図17、図18を用いて説明する。なお、図17および図18は、画素部の画素TFTおよび保持容量を形成する方法を図示している。

【0058】

基板300表面に下地絶縁膜301を形成する。下地絶縁膜301としては、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜のいずれか、またはいずれかの膜の積層構造にすればよい。本実施形態では、プラズマCVD法で、 SiH_4 および N_2O を用いて酸化窒化シリコン膜を50～200nmの厚さに形成する。

【0059】

次いで、Niの極薄い膜（以下、便宜上薄膜という）302を形成する。Niを含有する材料からなる電極を用いた平行平板型、あるいは陽光柱型プラズマCVD装置の成膜チャンバ内に下地絶縁膜301を成膜した基板300を置いて、窒素、水素、あるいは不活性気体の雰囲気下においてプラズマを発生させる。本実施例においては、基板温度300℃、圧力6.65Pa、アルゴン100（sccm）、RF電力50Wという条件のプラズマ処理により、Niの量が $1 \times 10^{10} \text{ atoms/cm}^2 \sim 1 \times 10^{13} \text{ atoms/cm}^2$ のNi薄膜302が形成される。Ni薄膜302は、後の半導体層を結晶化する工程において、結晶化を促進するための触媒元素として作用する（図17（A））。なお、本実施形態では、Ni薄膜を形成したが、半導体膜の結晶化を促進する作用を有する元素（本明細書においては、触媒元素という）であればニッケル（Ni）以外にも、Fe、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種類の元素を含む薄膜を形成すればよい。

【0060】

次いで、Ni薄膜302上にアモルファスシリコン膜303を形成する。所望の形状にパターニングして、後のTFTの活性層となる半導体層304および後の保持容量の下部電極となる半導体層305を形成する（図17（B））。

【0061】

続いて、半導体層304、305上にマスク絶縁膜306を形成する。マスク絶縁膜としては、酸化シリコン膜をプラズマCVD法で形成する。この後、マスク絶縁膜306を介して、半導体層にp型不純物元素（代表的には、ボロンまたはガリウム）を添加する。この工程（チャネルドープ工程という）は、TFTのしきい値電圧を制御するために行う。この工程により、半導体層には、 $1 \times 10^{15} \sim 1 \times 10^{18} \text{ atoms/cm}^3$ の濃度でp型不純物元素（本実施形態では、ボロン）が添加される（図17（C））。

【0062】

次いで、マスク絶縁膜306を除去し、ゲート絶縁膜307を形成する（図17（D））。ゲート絶縁膜としては、プラズマCVD法またはスパッタ法を用いて形成する。続いて、ゲート電極を形成するために、導電膜（A）308および導電膜（B）309を形成する。本実施例において、導電膜（A）は、窒化タンタル（Ta₂N₅）であり、これを50～100nmの厚さに形成する。導電膜（B）は、タングステン（W）やモリブデン（Mo）などの高融点金属を用い、100～300nmの厚さに形成する。この導電膜（A）および導電膜（B）をエッチングし、ゲート電極310、のちの保持容量の上部電極となる容量配線311を形成する。エッチング方法に限定はないが、好適には、ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用いるとよい。この時、エッチング用ガスには、CF₄およびCl₂の混合ガスを用いる。

【0063】

ゲート電極および容量配線をマスクとして用いて、半導体層にn型不純物元素を添加して、n型不純物元素が $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ の濃度含まれた後のTFTの活性層のソース領域またはドレイン領域となるn型不純物領域312、n型不純物元素が $1 \times 10^{18} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ の濃度含まれた後のTFT活性層のLDD領域となるn型不純物領域313、チャネル形成領域314が形成される。（図17（E））

【0064】

次いで、後のnチャネル型TFTとなる領域をマスクで覆い、後のpチャネル型TFTとなる領域にp型不純物元素を添加する（図示せず）。なお、この工程

で p 型不純物元素がの濃度で添加された p 型不純物領域が形成される（図示せず）。

【 0 0 6 5 】

続いて、PPTA装置で冷媒による冷却を行いながら、アモルファス状態の半導体層を結晶化する工程を行う。光源 3 1 8 をパルス状に制御し基板に照射する。シリコンウエハに埋め込まれた熱電対（図 3 の 5 0 8 b）で測定したとき、800～1100℃になるように光源を制御して、この温度を1～30秒保持し、このような照射を1～5回行えばよい。半導体層上には、ゲート絶縁膜 3 0 7、ゲート電極 3 1 0、3 1 1 が形成されているため半導体層から熱が逃げにくくなり、短時間で効率よく半導体層を結晶化することができる。なお、この工程において、ロータリーポンプやメカニカルブースターポンプにより排気を行って雰囲気中の酸素濃度を低減し、処理室内の圧力が0.001～26.7Pa程度の減圧した窒素または不活性ガスの雰囲気中において、加熱処理を行うのが好ましい（図 1 8（A））。

【 0 0 6 6 】

次いで、ゲート電極上に第1層間絶縁膜 3 1 9 を形成する。第1層間絶縁膜としては、シリコンを含む窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜といった絶縁膜、またはそれらを組み合わせた積層膜を膜厚100～400nm程度で形成すればよい。（図 1 8（B））

【 0 0 6 7 】

続いて、PPTA装置を用いて、パルス状に制御された光源を複数回照射することで、半導体層に添加された不純物元素の活性化を行う。この工程において、結晶化の際に触媒元素として作用し、その後半導体層中に拡散しているNi元素が、ゲッタリング作用を有する不純物元素（リン）が高濃度に添加された領域 3 1 2 に移動して（図 1 8（C）の矢印）、後の活性層のチャネル形成領域 3 1 4 となる領域の触媒元素（Ni）の濃度を $1 \times 10^{17} \text{ atoms/cm}^3$ 以下（好ましくは、 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下）に低減することができる。また、この工程において、ロータリーポンプやメカニカルブースターポンプにより排気を行って雰囲気中の酸素濃度を低減し、減圧した雰囲気中において、加熱処理を行うのが好まし

い。

【 0 0 6 8 】

以下、実施形態 1 の水素化処理以降の工程に従って作製すれば、電気炉を用いることなく、短時間に効率よく半導体装置を作製することができる。なお、本実施形態は、実施形態 3 と組み合わせて用いることができる。

【 0 0 6 9 】

(実施形態 5)

PPTA 装置を用いてアクティブマトリクス基板を作製する他の方法について図 1 9 を用いて説明する。

【 0 0 7 0 】

本実施形態は、導電膜 (A) 3 0 8 および導電膜 (B) 3 0 9 を形成する工程までは、実施形態 4 に従って作製する。なお、同一の工程においては、同一の符号で示すこととする。

【 0 0 7 1 】

導電膜 (A) 3 0 8 および導電膜 (B) 3 0 9 を形成したら、PPTA 装置で冷媒による冷却、パルス状に制御した光源を照射して非晶質状態の半導体層の結晶化を行う (図 1 9 (A))。シリコンウエハに埋め込まれた熱電対 (図 3 の 5 0 8 b) で測定して、8 0 0 ~ 1 1 0 0 ℃ の熱を 1 ~ 3 0 秒保持するように光源を制御して、この照射を 1 ~ 5 回繰り返す。

【 0 0 7 2 】

本実施形態で示すように半導体層上にゲート絶縁膜およびゲート電極が形成された状態で結晶化を行うと熱が逃げにくくなり、短時間でより効果的に半導体層の結晶化を行うことができる。なお、この工程において、ロータリーポンプやメカニカルブースターポンプにより排気を行って雰囲気中の酸素濃度を低減し、減圧した雰囲気中において、加熱処理を行うのが好ましい。

【 0 0 7 3 】

次いで、導電膜 (A) 3 0 8 および導電膜 (B) 3 0 9 を所望の形状にパターニングして、ゲート電極 4 0 1 および後の保持容量の上部電極となる容量配線 4 0 2 を形成する。ゲート電極および保持容量の形成方法に限定はないが、実施形

態 4 と同様に、I P C エッチング法を用いるとよい。

【 0 0 7 4 】

n 型不純物元素、p 型不純物元素を実施形態 4 の工程に従って添加し、不純物領域 4 0 3 ~ 4 0 8 を形成する（図 1 9 (B) ）。続いて、シリコンを含む窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜といった絶縁膜、またはそれらを組み合わせた積層膜を膜厚 1 0 0 ~ 4 0 0 nm 成膜して、第 1 層間絶縁膜 4 0 9 を形成する（図 1 9 (C) ）。

【 0 0 7 5 】

次いで、実施形態 4 で開示した、P P T A 装置による不純物元素の活性化のための加熱処理を行う。実施形態 4 と同様にこの活性化のための加熱処理の工程において、半導体層中の触媒元素をリンが高濃度に添加された領域 4 0 3 にゲッタリングすることができる（図 1 9 (D) ）。

【 0 0 7 6 】

本実施形態を用いることで、電気炉を用いることなく、結晶性のよい半導体層を有する半導体装置を効率よく作製することができる。本実施形態は、実施形態 3 と組み合わせて用いることができる。

【 0 0 7 7 】

（実施形態 6）

本実施形態では実施形態 1 により得られる T F T 基板（アクティブマトリクス基板）を用いて、アクティブマトリクス駆動の発光装置を作製する工程を説明する。

【 0 0 7 8 】

基板 1 6 0 1 はガラス基板を用いる。このガラス基板 1 6 0 1 上には駆動回路 1 6 5 0 に n チャネル型 T F T 1 6 5 2 と p チャネル型 T F T 1 6 5 3 が形成され、画素部 1 6 5 1 にスイッチング用 T F T 1 6 5 4、電流制御用 T F T 1 6 5 5 が形成されている。これらの T F T は、半導体層 1 6 0 3 ~ 1 6 0 6、ゲート絶縁膜とする第 2 絶縁膜 1 6 0 7、ゲート電極 1 6 0 8 ~ 1 6 1 1 などを用いて形成されている。

【 0 0 7 9 】

基板 1 6 0 1 上に形成する第 1 絶縁膜 1 6 0 2 は酸化窒化シリコン (SiO_xN_y で表される)、窒化シリコン膜などを 5 0 ~ 2 0 0 nm の厚さに形成して設ける。層間絶縁膜は窒化シリコン、酸化窒化シリコンなどで形成される無機絶縁膜 1 6 1 8 と、アクリルまたはポリイミドなどで形成される有機絶縁膜 1 6 1 9 とから成っている。

【 0 0 8 0 】

駆動回路 1 6 5 0 の回路構成は、ゲート信号側駆動回路とデータ信号側駆動回路とで異なるがここでは省略する。n チャネル型 TFT 1 6 5 2 及び p チャネル型 TFT 1 6 5 3 には配線 1 6 1 2、1 6 1 3 が接続され、これらの TFT を用いて、シフトレジスタやラッチ回路、バッファ回路などが形成される。

【 0 0 8 1 】

画素部 1 6 5 1 では、データ配線 1 6 1 4 がスイッチング用 TFT 1 6 5 4 のソース側に接続し、ドレイン側の配線 1 6 1 5 は電流制御用 TFT 1 6 5 5 のゲート電極 1 6 1 1 と接続している。また、電流制御用 TFT 1 6 5 5 のソース側は電源供給配線 6 1 7 と接続し、ドレイン側の電極 6 1 6 が EL 素子の陽極と接続するように配線されている。

【 0 0 8 2 】

陽極、陰極及びその間にエレクトロルミネセンス (Electro Luminescence) が得られる有機化合物を含む層 (以下、EL 層と総称する) を有する EL 素子は画素部の TFT 上に形成される。尚、有機化合物におけるミネセンスには一重項励起状態から基底状態に戻る際の発光 (蛍光) と三重項励起状態から基底状態に戻る際の発光 (リン光) とがあり、その両者を含むものとする。

【 0 0 8 3 】

EL 素子は、配線を覆うようにアクリルやポリイミドなどの有機樹脂、好適には感光性の有機樹脂を用いてバンク 1 6 2 0、1 6 2 1 を形成した後に設ける。本実施形態では、EL 素子 1 6 5 6 は、ITO (酸化インジウム・スズ) で形成される陽極 1 6 2 2、EL 層 1 6 2 3、MgAg や LiF などのアルカリ金属またはアルカリ土類金属などの材料を用いて形成される陰極 1 6 2 4 とから成っている。バンク 1 6 2 0、1 6 2 1 は、陽極 1 6 2 2 の端部を覆うように形成され

、この部分で陰極と陽極とがショートすることを防ぐために設ける。

【0084】

EL層1623の上にはEL素子の陰極1624が設けられる。陰極1624としては、仕事関数の小さいマグネシウム(Mg)、リチウム(Li)若しくはカルシウム(Ca)を含む材料を用いる。好ましくはMgAg(MgとAgをMg:Ag=10:1で混合した材料)でなる電極を用いれば良い。他にもMgAl電極、LiAl電極、また、LiFAl電極が挙げられる。

【0085】

EL層1623と陰極1624とでなる積層体は、各画素で個別に形成する必要があるが、EL層1623は水分に極めて弱いため、通常のフォトリソグラフィ技術を用いることができない。また、アルカリ金属を用いて作製される陰極1624は容易に酸化されてしまう。従って、メタルマスク等の物理的なマスク材を用い、真空蒸着法、スパッタ法、プラズマCVD法等の気相法で選択的に形成することが好ましい。また、陰極1624上に外部の水分等から保護するための保護電極を積層しても良い。保護電極としては、アルミニウム(Al)、銅(Cu)若しくは銀(Ag)を含む低抵抗な材料を用いることが好ましい。

【0086】

少ない消費電力で高い輝度を得るためには、EL層を形成する材料に三重項励起子(トリプレット)により発光する有機化合物(以下、トリプレット化合物という)を用いる。尚、シングレット化合物とは一重項励起のみを経由して発光する化合物を指し、トリプレット化合物とは三重項励起を経由して発光する化合物を指す。

【0087】

トリプレット化合物としては以下の論文に記載の有機化合物が代表的な材料として挙げられる。(1) T.Tsutsui, C.Adachi, S.Saito, Photochemical Processes in Organized Molecular Systems, ed.K.Honda, (Elsevier Sci.Pub., Tokyo, 1991) p.437. (2) M.A.Baldo, D.F.O'Brien, Y.You, A.Shoustikov, S.Sibley, M.E.Thompson, S.R.Forrest, Nature 395 (1998) p.151. (3) M.A.Baldo, S.Lamansky, P.E.Burrows, M.E.Thompson, S.R.Forrest, Appl.Phys.Lett., 75 (

1999) p.4. (4) T.Tsutsui, M.-J.Yang, M.Yahiro, K.Nakamura, T.Watanabe, T.tsuji, Y.Fukuda, T.Wakimoto, S.Mayaguchi, Jpn.Appl.Phys., 38 (12B) (1999) L1502.

【 0 0 8 8 】

上記トリプレット化合物は、シングレット化合物よりも発光効率が高く、同じ発光輝度を得るにも動作電圧（EL素子を発光させるに要する電圧）を低くすることが可能である。

【 0 0 8 9 】

図16ではスイッチング用TFT1654をマルチゲート構造とし、電流制御用TFT1655にはゲート電極とオーバーラップするLDDを設けている。多結晶シリコンを用いたTFTは、高い動作速度を示すが故にホットキャリア注入などの劣化も起こりやすい。そのため、図16のように、画素内において機能に応じて構造の異なるTFT（オフ電流の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFT）を形成することは、高い信頼性を有し、且つ、良好な画像表示が可能な（動作性能の高い）表示装置を作製する上で非常に有効である。以上のようにして作製されるアクティブマトリクス駆動の発光装置を完成させることができる。

【 0 0 9 0 】

（実施形態7）

本願発明を実施して形成されたCMOS回路や画素部はアクティブマトリクス型液晶表示装置として用いることができ、それら液晶表示装置を表示部に組み込んだ電気器具全てに本発明を実施できる。

【 0 0 9 1 】

その様な電気器具としては、ビデオカメラ、デジタルカメラ、プロジェクター（リア型またはフロント型）、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図13、図14及び図15に示す。

【 0 0 9 2 】

図13 (A) はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。

【0093】

図13 (B) はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。

【0094】

図13 (C) はモバイルコンピュータ（モービルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。

【0095】

図13 (D) はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。

【0096】

図13 (E) はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD (Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

【0097】

図13 (F) はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部（図示しない）等を含む。

【0098】

図14 (A) はフロント型プロジェクターであり、投射装置2601、スクリーン2602等を含む。

【0099】

図14 (B) はリア型プロジェクターであり、本体2701、投射装置2702、ミラー2703、スクリーン2704等を含む。

【0100】

なお、図14 (C) は、図14 (A) 及び図14 (B) 中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804～2806、ダイクロイックミラー2803、プリズム2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施形態は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図14 (C) 中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0101】

また、図14 (D) は、図14 (C) 中における光源光学系2801の構造の一例を示した図である。本実施形態では、光源光学系2801は、リフレクター2811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図14 (D) に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0102】

ただし、図14に示したプロジェクターにおいては、透過型の液晶表示装置を用いた場合を示しており、反射型の液晶表示装置の適用例は図示していない。

【0103】

図15 (A) は携帯電話であり、3001は表示用パネル、3002は操作用パネルである。表示用パネル3001と操作用パネル3002とは接続部3003において接続されている。接続部3003における、表示用パネル3001の表示部3004が設けられている面と操作用パネル3002の操作キー3006が設けられている面との角度 θ は、任意に変えることができる。

さらに、音声出力部3005、操作キー3006、電源スイッチ3007、音声入力部3008を有している。

【0104】

図 1 5 (B) は携帯書籍 (電子書籍) であり、本体 3 0 0 1、表示部 3 0 0 2、3 0 0 3、記憶媒体 3 0 0 4、操作スイッチ 3 0 0 5、アンテナ 3 0 0 6 等を含む。

【 0 1 0 5 】

図 1 5 (C) はディスプレイであり、本体 3 1 0 1、支持台 3 1 0 2、表示部 3 1 0 3 等を含む。本発明のディスプレイは特に大画面化した場合において有利であり、対角 1 0 インチ以上 (特に 3 0 インチ以上) のディスプレイには有利である。

【 0 1 0 6 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電気器具に適用することが可能である。また、本実施形態の電気器具は実施形態、実施形態 1 ~ 6 を組み合わせて実現することができる。

【 0 1 0 7 】

【発明の効果】

本発明を適応することで、消費電力の大きな電気炉を用いなくても大型のガラス基板から複数の T F T 基板を効率よく製造することができる。また、P P T A 装置を用いて作製された良質な結晶質半導体膜を T F T の活性層に用いることができるため、信頼性の高い T F T および該 T F T を用いた半導体装置を得ることができる。

【図面の詳細な説明】

【図 1】 本発明で開示する加熱処理を説明する図。

【図 2】 本発明で開示する加熱処理を説明する図。

【図 3】 本発明で用いる P P T A 装置の一例を示す図。

【図 4】 光源の強度変化および半導体膜および基板の温度測定結果を示す図。

【図 5】 本発明を用いて作製された結晶質半導体膜を観察した結果を示す図面
代用写真。

【図 6】 T F T の作製工程を示す図。

【図 7】 T F T の作製工程を示す図。

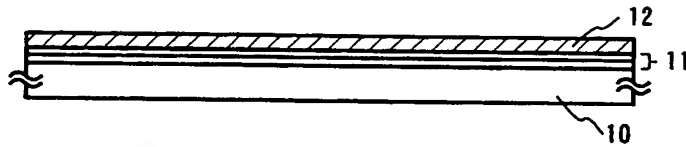
【図 8】 T F T の作製工程を示す図。

- 【図 9】 本発明を用いて作製されたアクティブマトリクス基板を示す図。
- 【図 1 0】 発明の実施の形態の一例を示す図。
- 【図 1 1】 発明の実施の形態の一例を示す図。
- 【図 1 2】 本発明を用いて作製されたアクティブマトリクス駆動の液晶表示装置を示す図。
- 【図 1 3】 電気器具の一例を示す図。
- 【図 1 4】 電気器具の一例を示す図。
- 【図 1 5】 電気器具の一例を示す図。
- 【図 1 6】 本発明を用いて作製された発光装置を示す図。
- 【図 1 7】 本発明の実施の形態の一例を示す図。
- 【図 1 8】 本発明の実施の形態の一例を示す図。
- 【図 1 9】 本発明の実施の形態の一例を示す図。

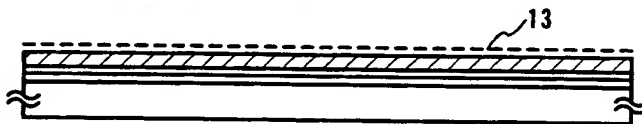
【書類名】 図面

【図 1】

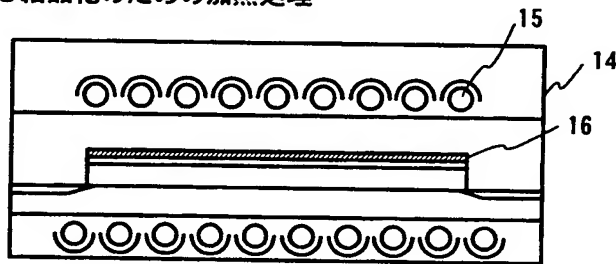
(A) 下地絶縁膜の形成／アモルファスシリコン膜の形成



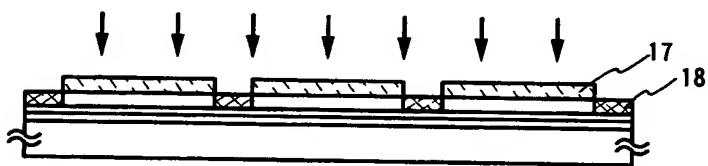
(B) 触媒元素添加工程



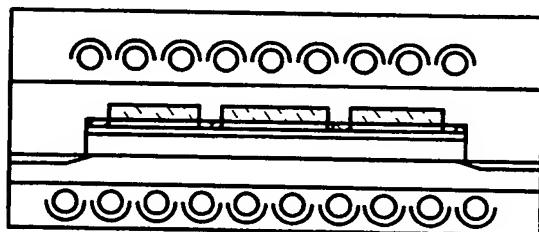
(C) PPTA(Plural Pulse Thermal Anneal)法による結晶化のための加熱処理



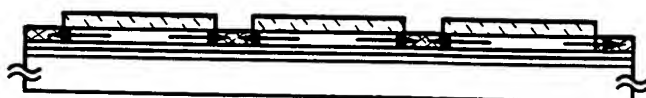
(D) マスク絶縁膜の形成／リン添加工程



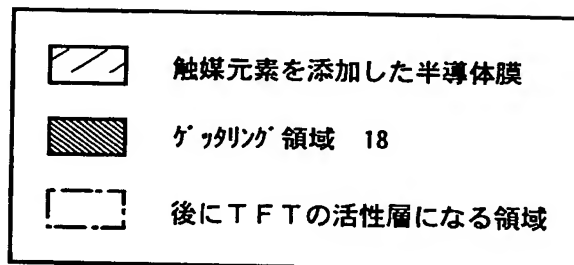
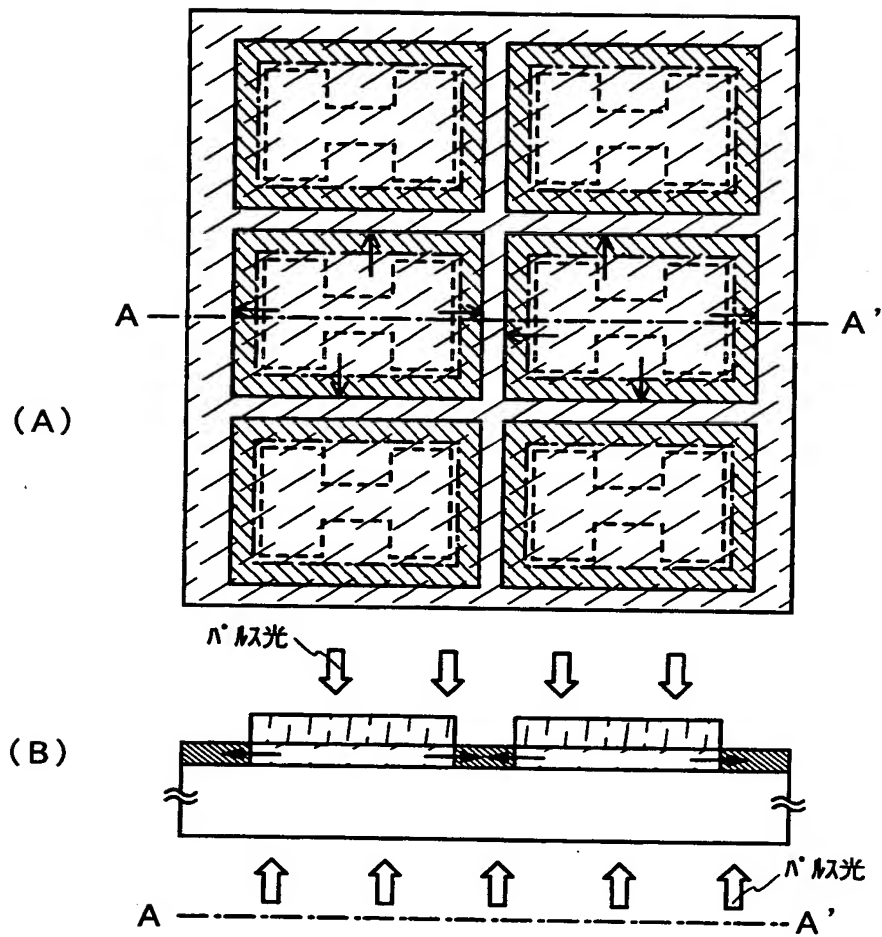
(E) PPTA法による加熱処理 (ゲッタリング)



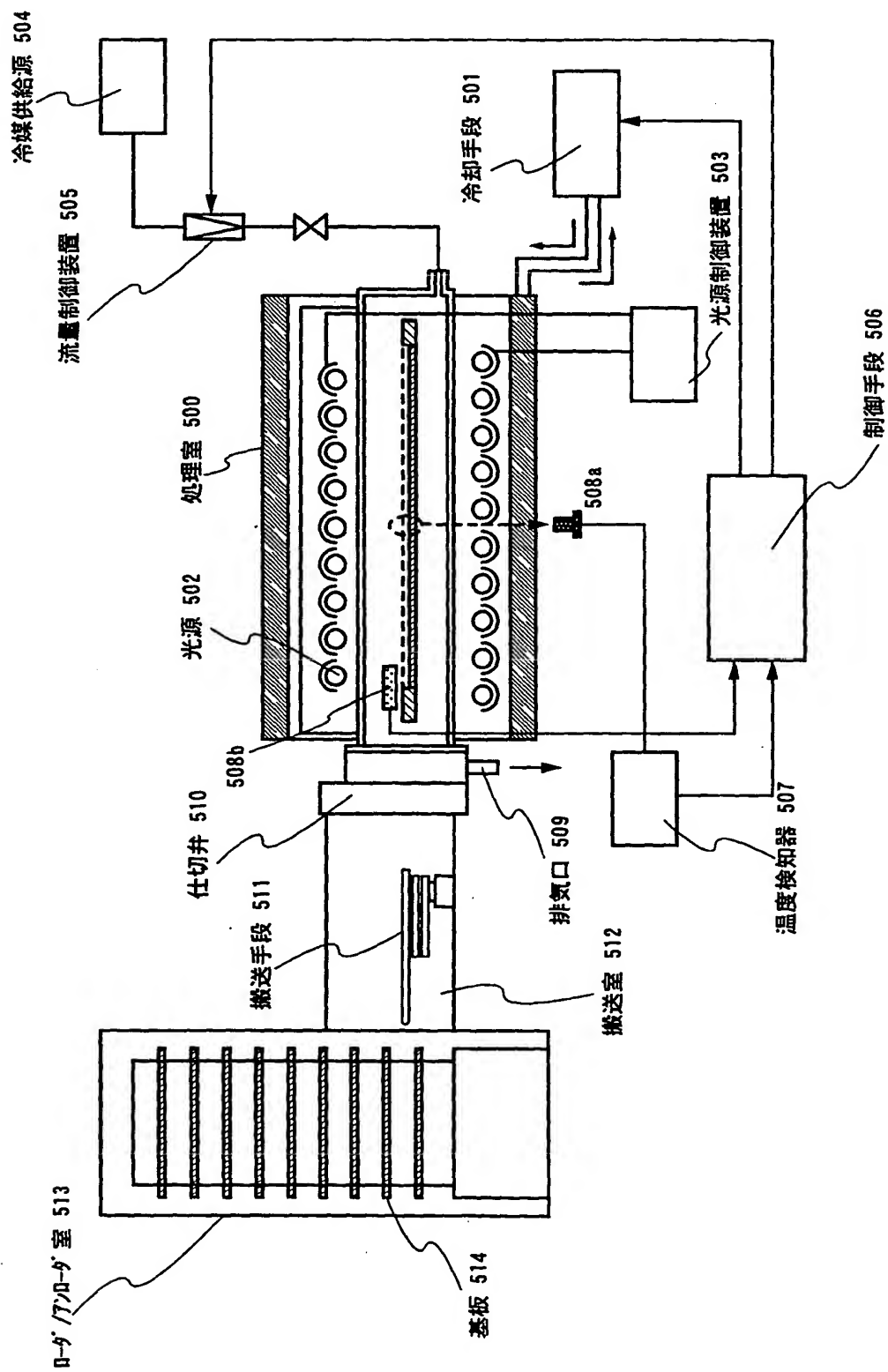
(E')



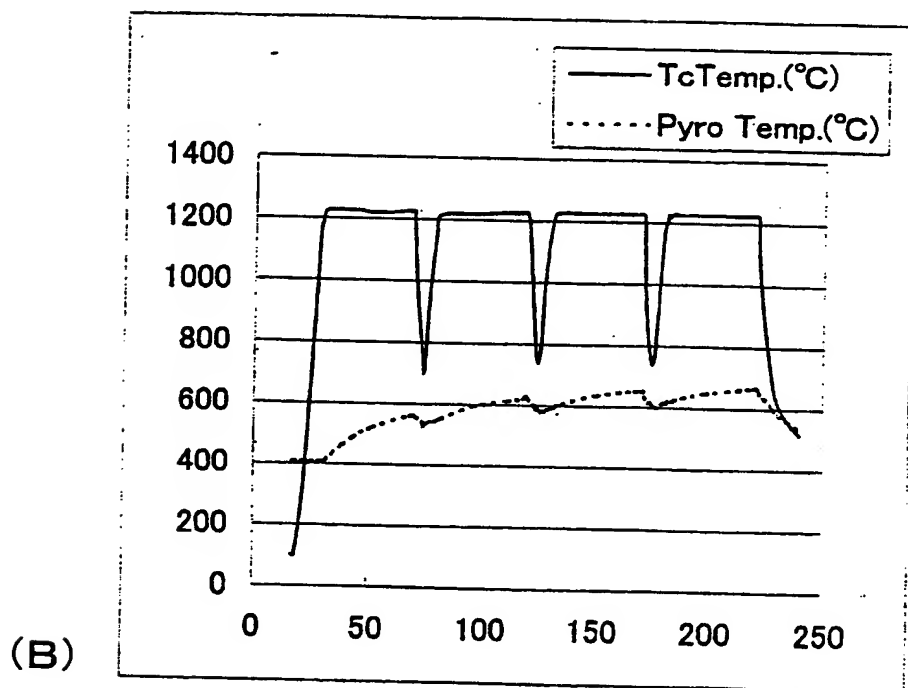
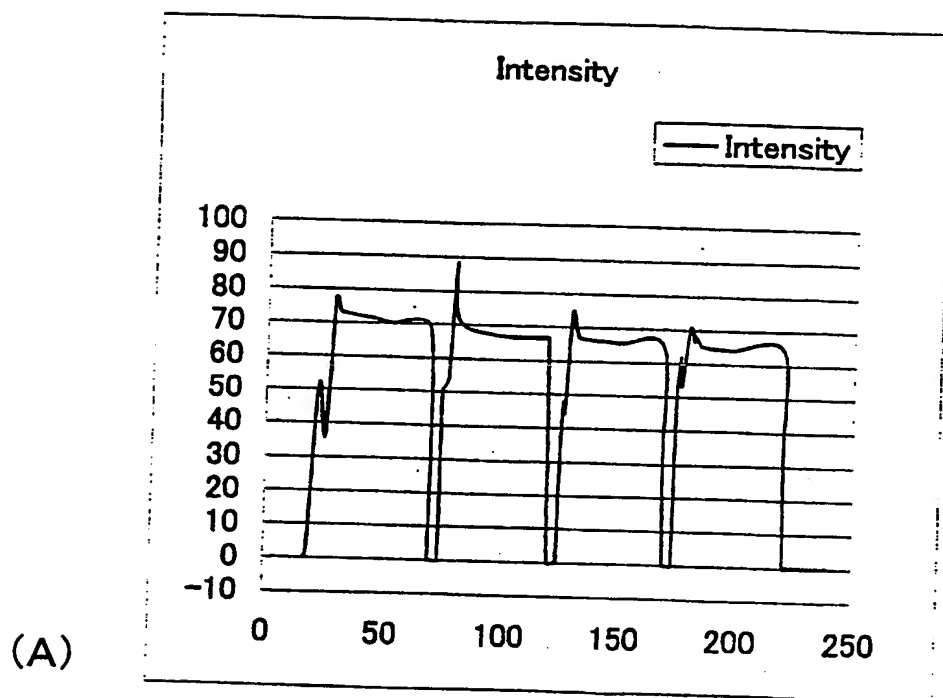
【図2】



【図 3】



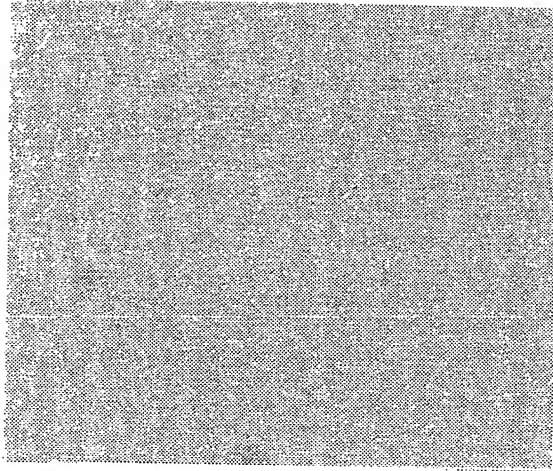
【図4】



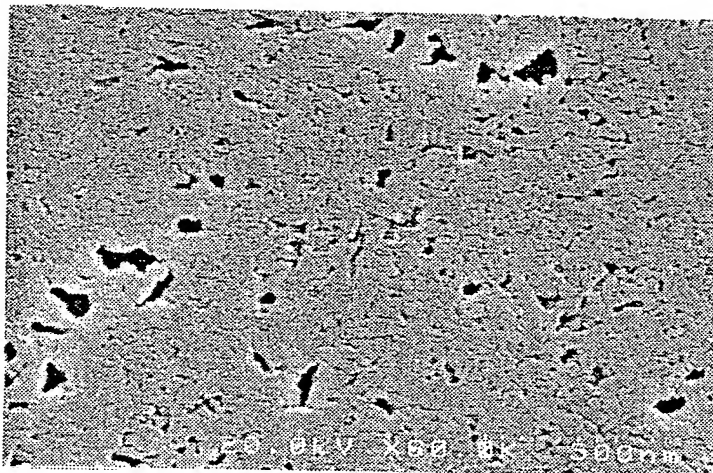
(A) 光源の強度測定結果

(B) PPTA装置の熱電対、放射温度計による測定結果

【図 5】



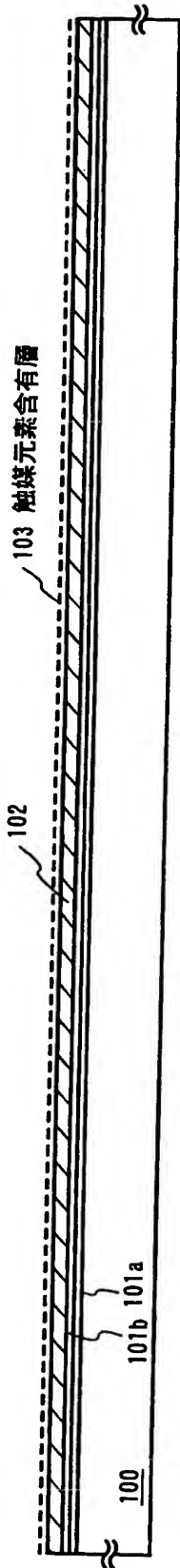
(A)



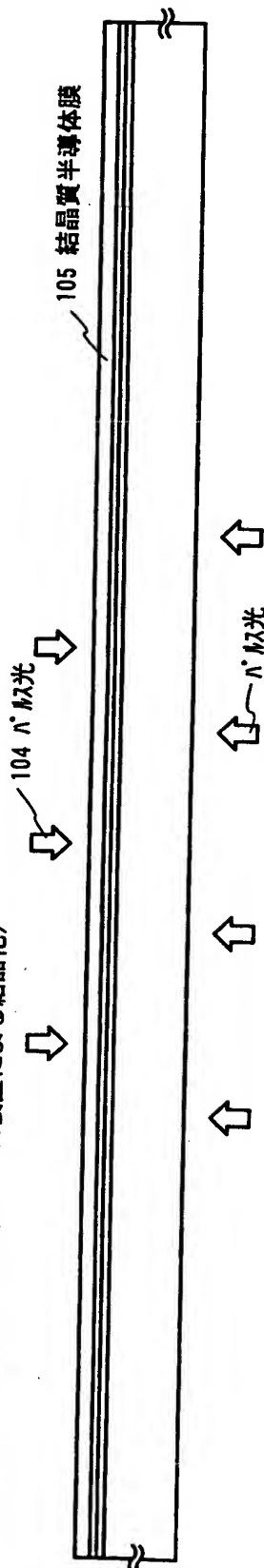
(B)

【図 6】

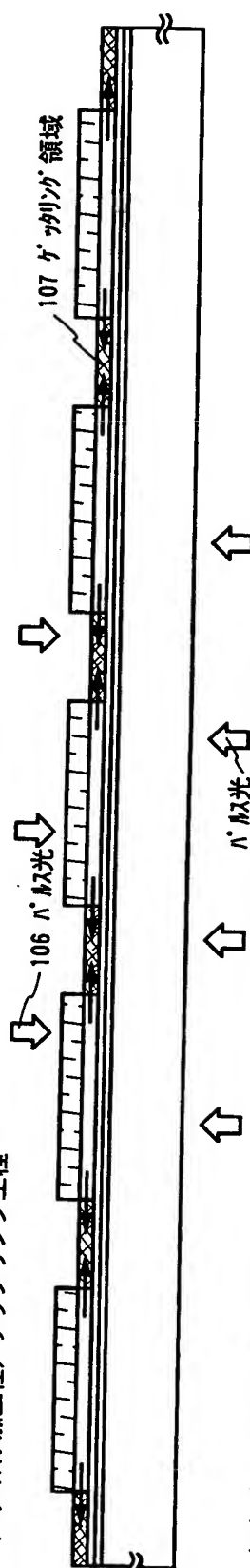
(A) 下地膜の形成／非晶質半導体膜の形成／触媒元素添加



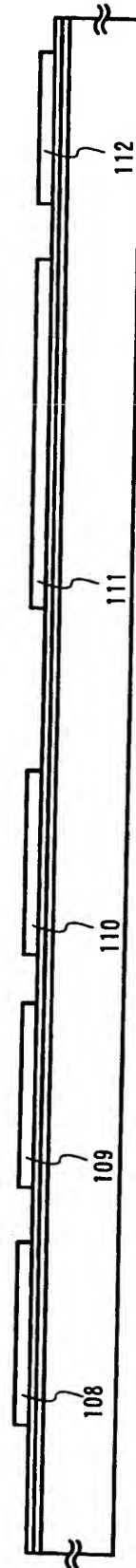
(B) 結晶質半導体膜の形成 (PPTA装置による結晶化)



(C) リン加工／ゲタリング工程

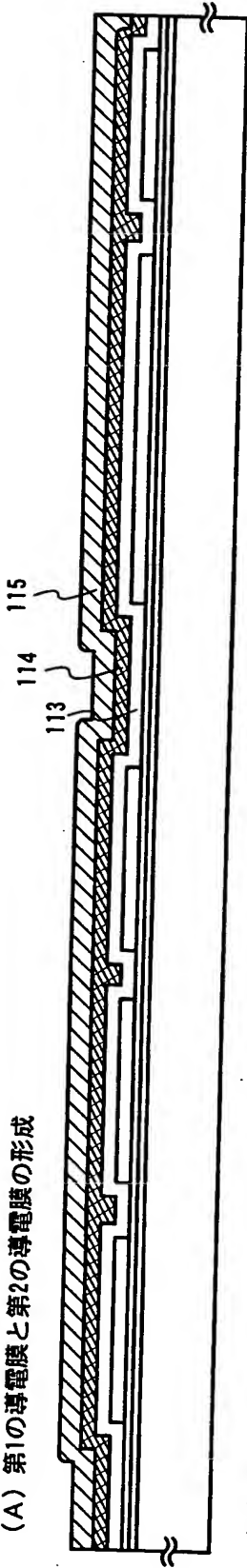


(C) 島状の半導体層の形成

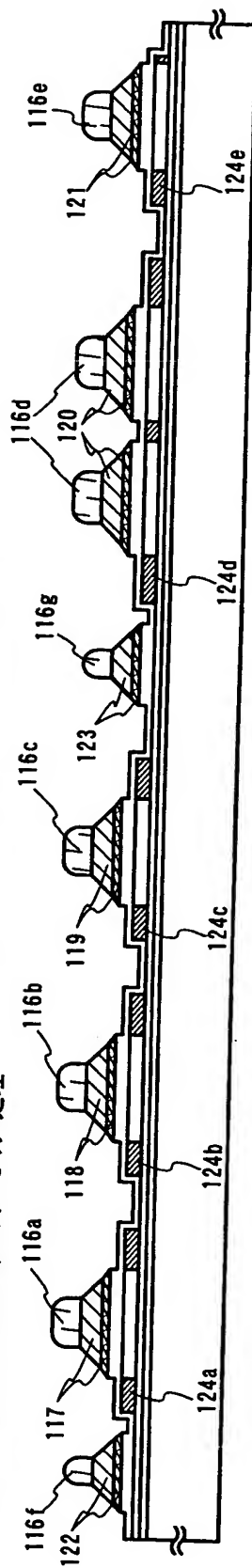


【図7】

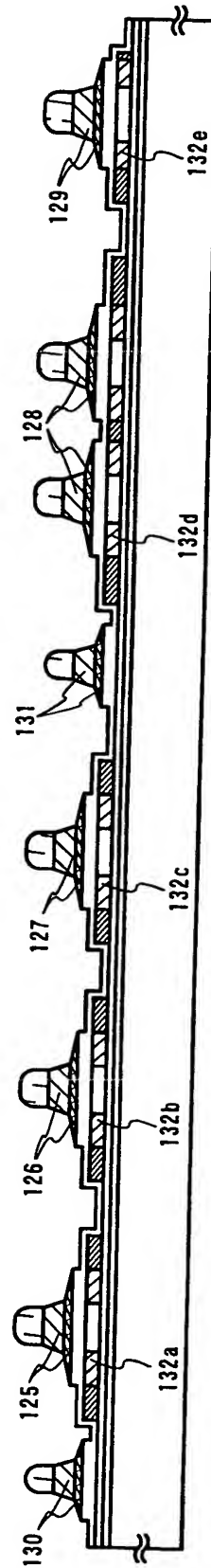
(A) 第1の導電膜と第2の導電膜の形成



(B) 第1のレジスタ処理/第1のドレッシング処理

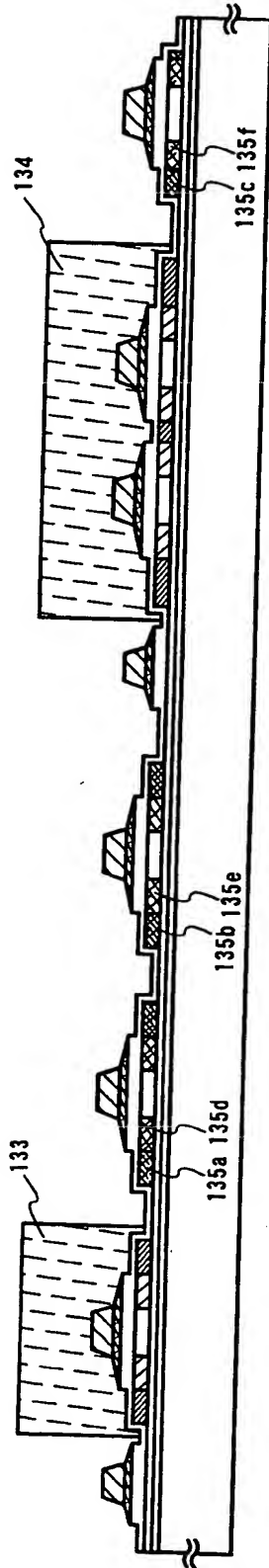


(C) 第2のレジスタ処理/第2のドレッシング処理

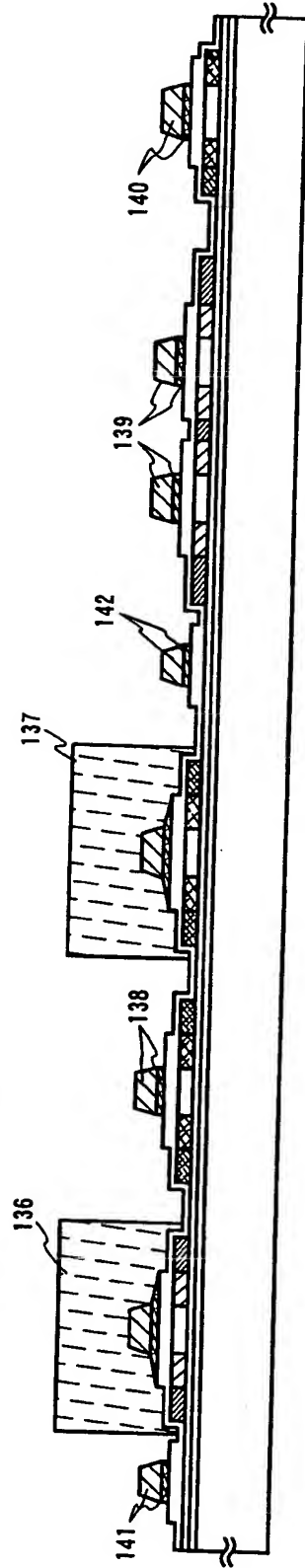


【図8】

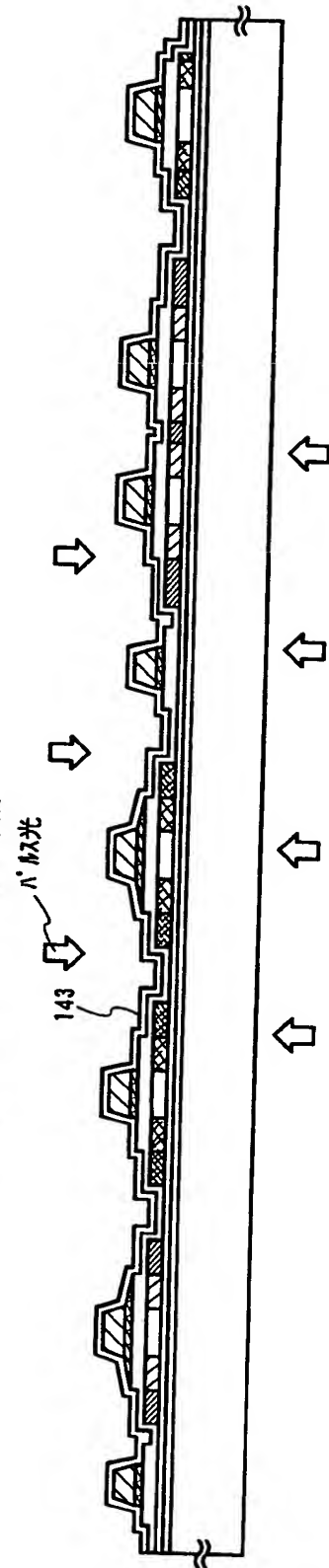
(A) 第3のドレイング工程



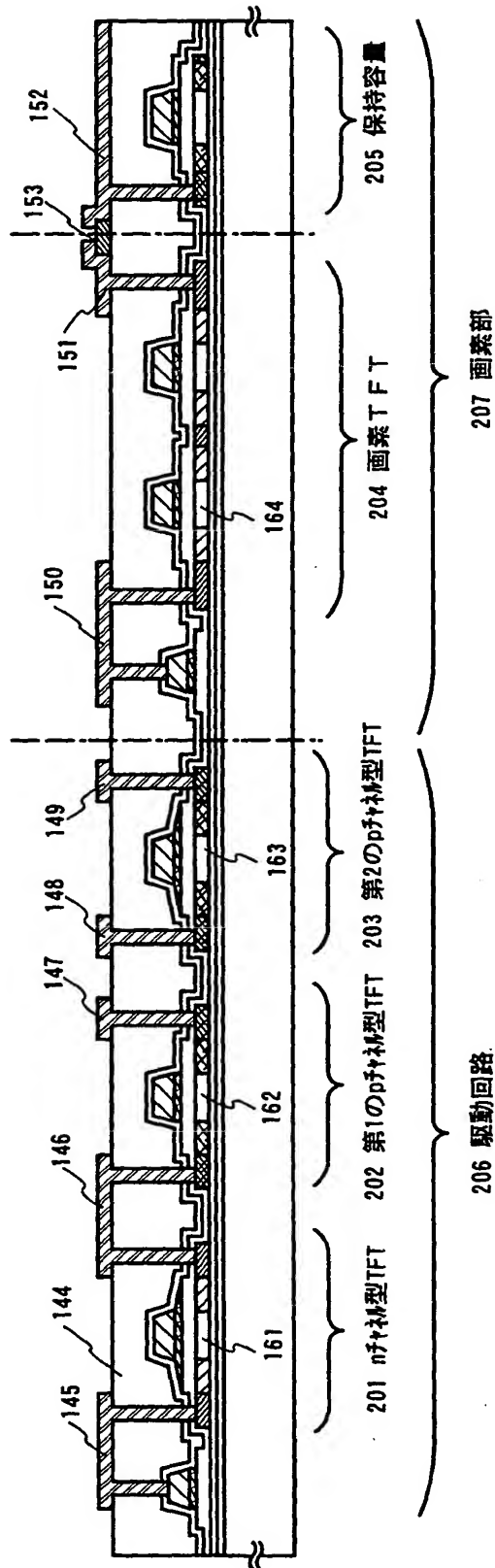
(B) 第3のレジスタ処理



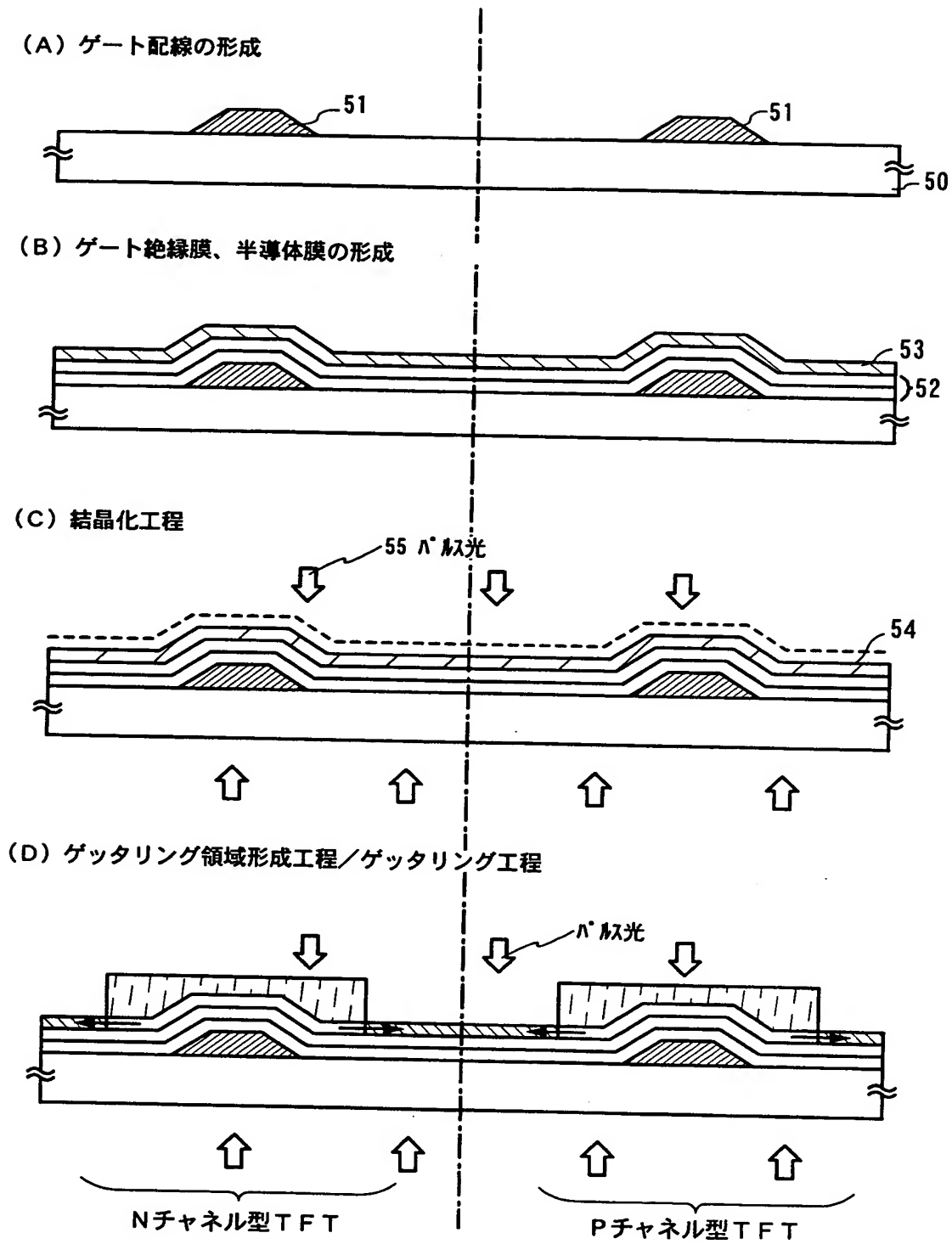
(C) 不純物元素の活性化のための加熱処理／第1の層間絶縁膜形成



【図9】

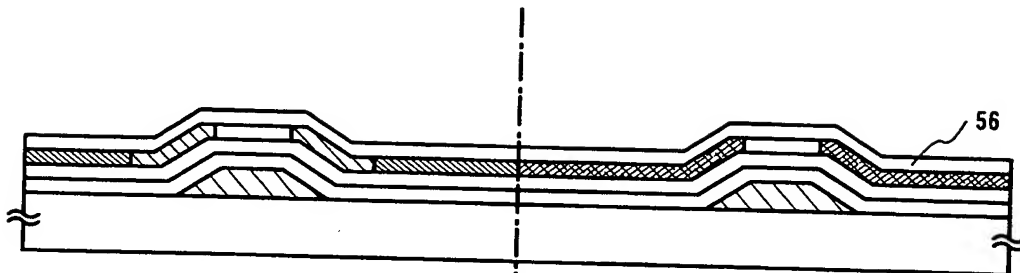


【図10】

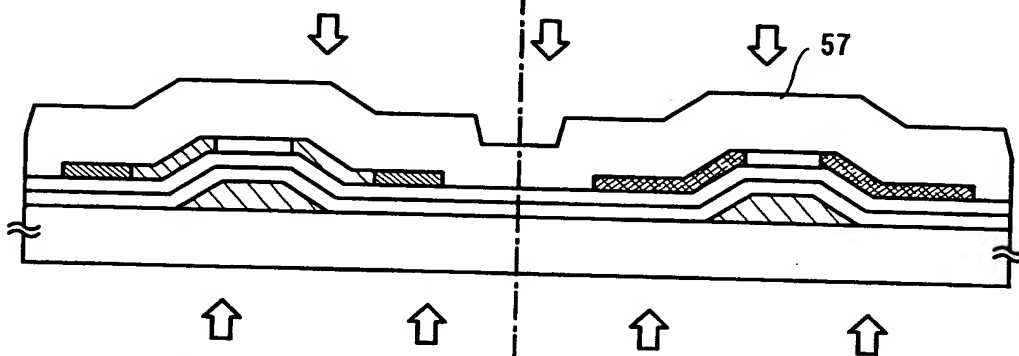


【図11】

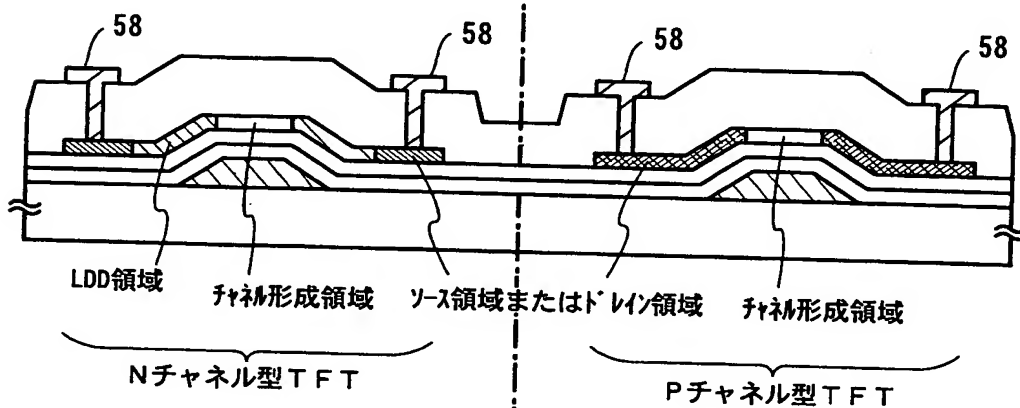
(A) 不純物元素添加工程



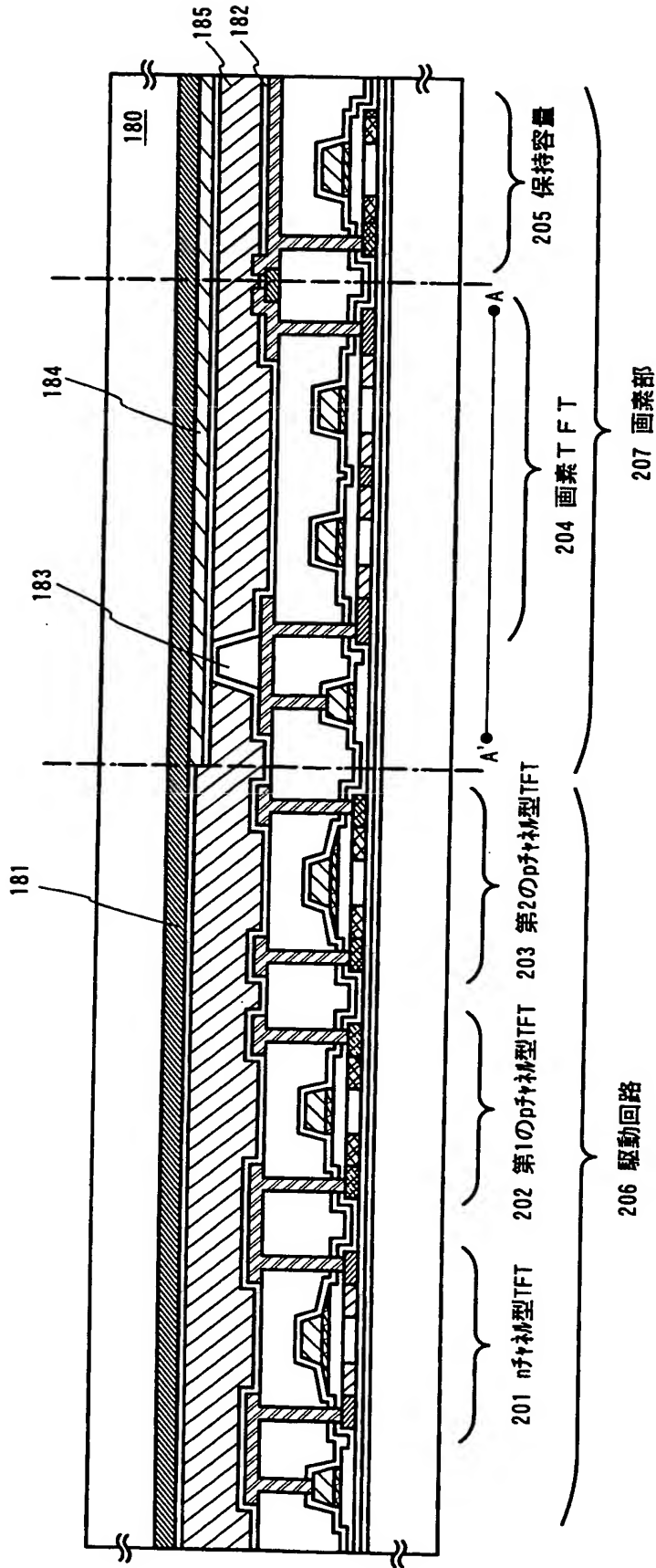
(B) 不純物元素の活性化工程／水素化处理／層間絶縁膜の形成工程



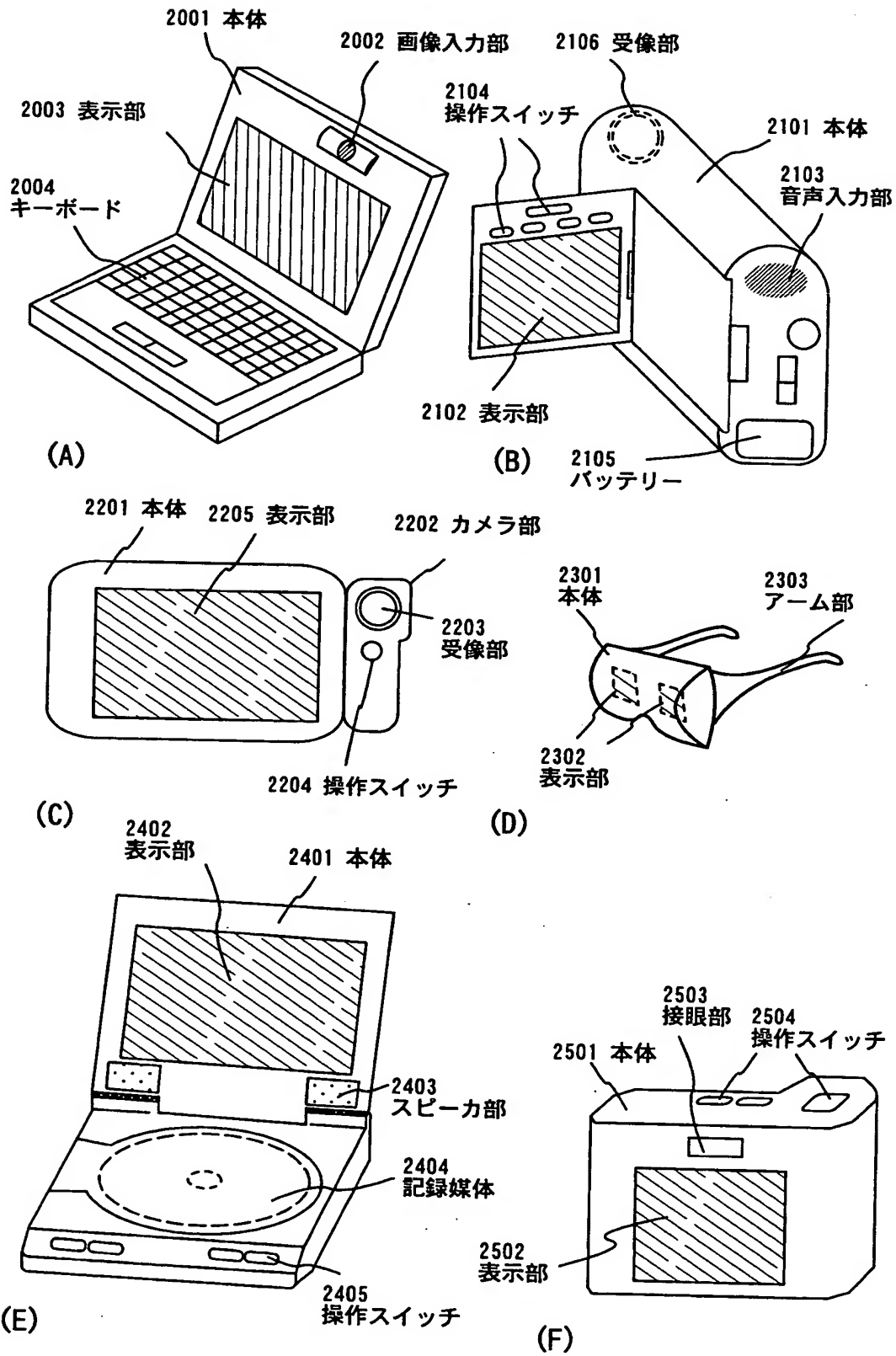
(C) ソース配線およびドレイン配線の形成工程



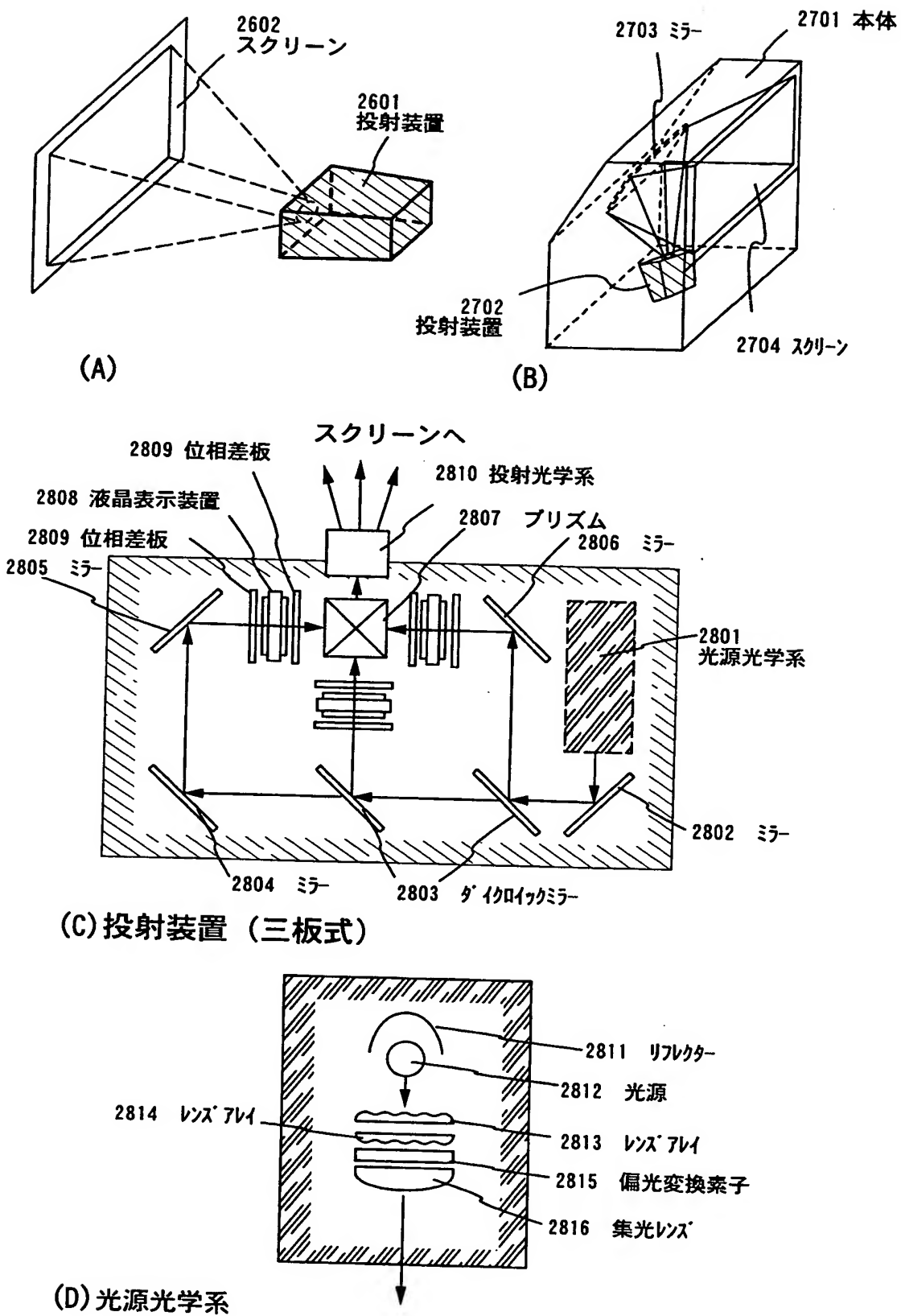
【図12】



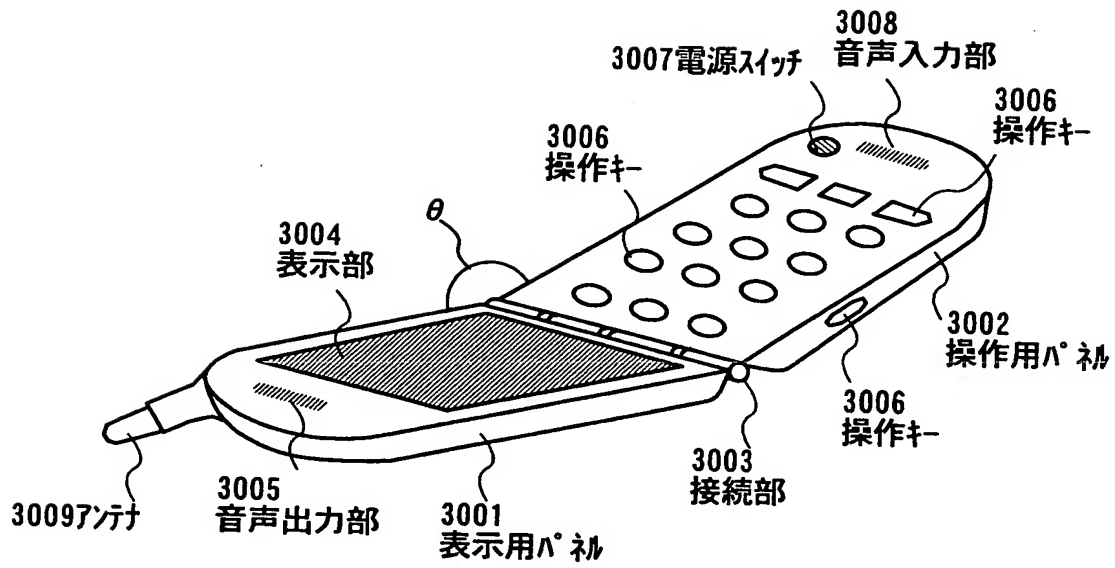
【図 13】



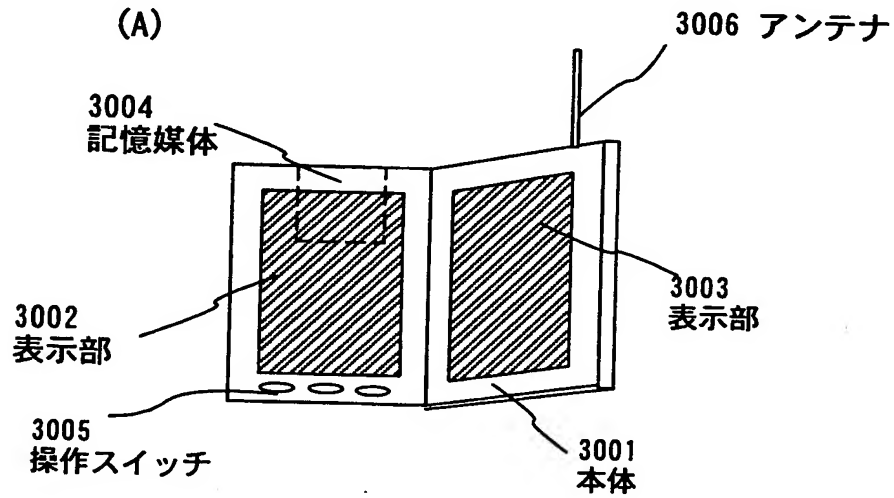
【図 14】



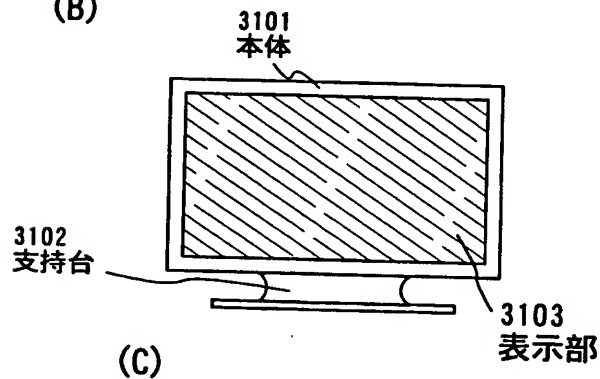
【図15】



(A)

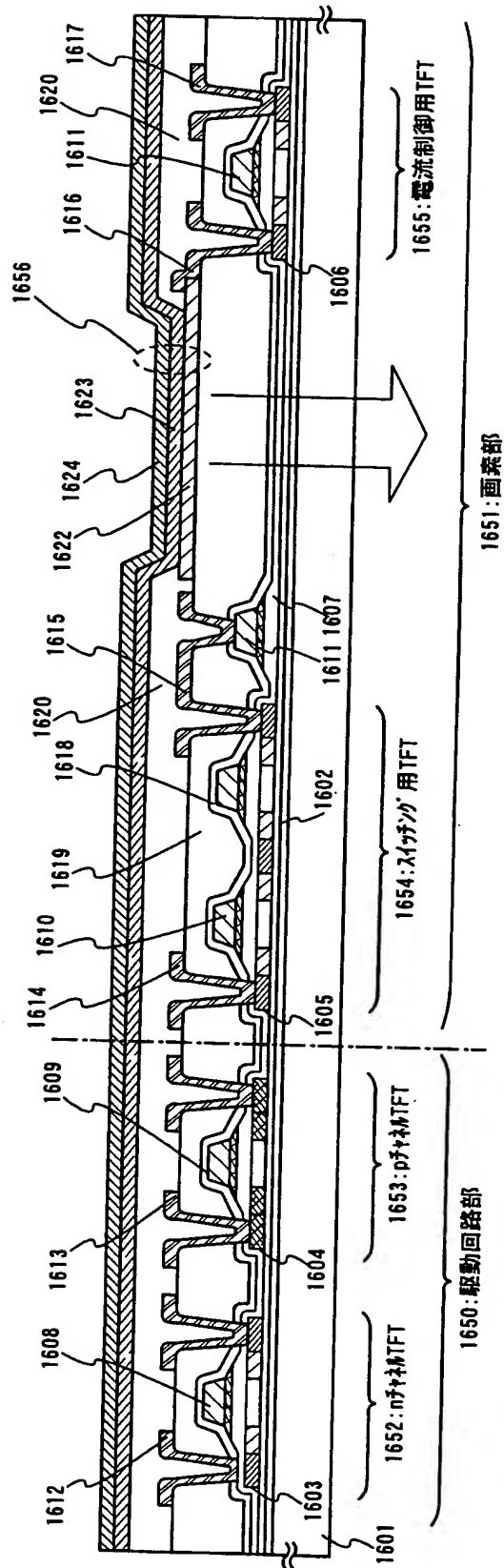


(B)



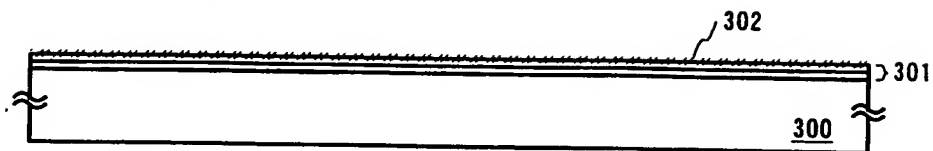
(C)

【図 16】

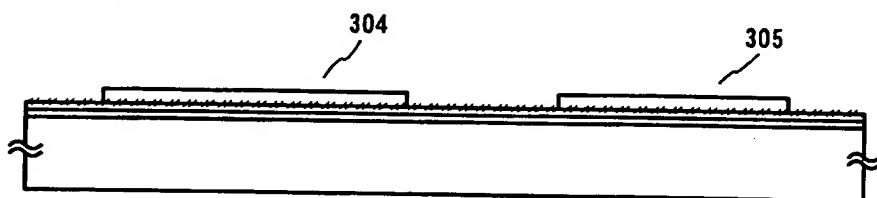


【図 17】

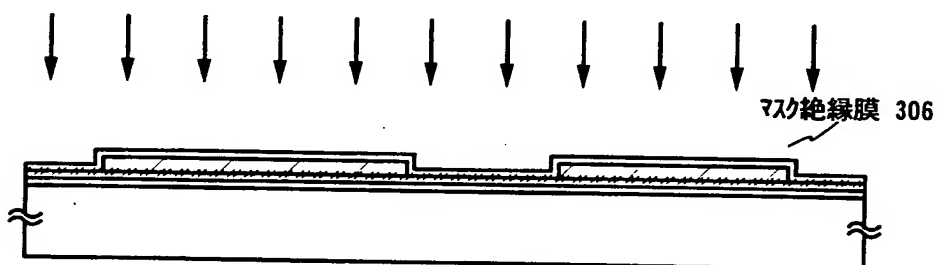
(A) 下地絶縁膜形成/Ni 薄膜形成



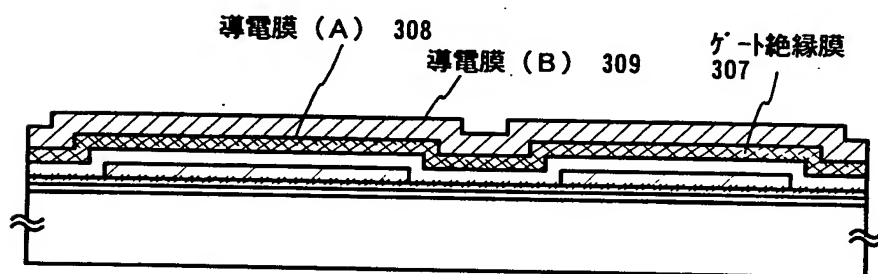
(B) 半導体層の形成



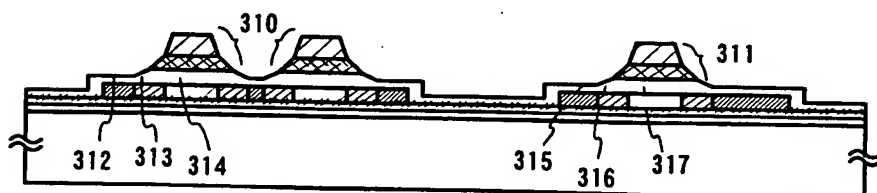
(C) 光リソ工程



(D) ゲート絶縁膜形成/導電膜の形成

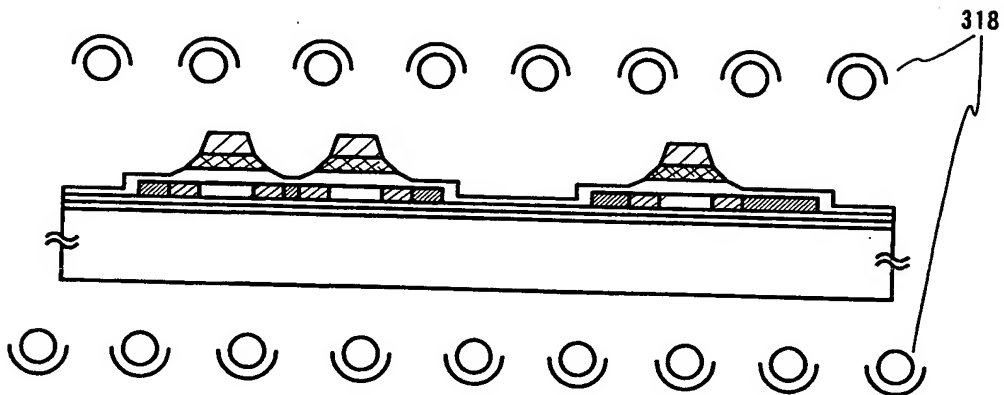


(E) ゲート電極形成/不純物領域形成

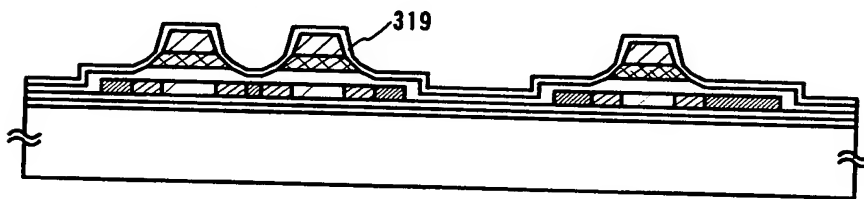


【図18】

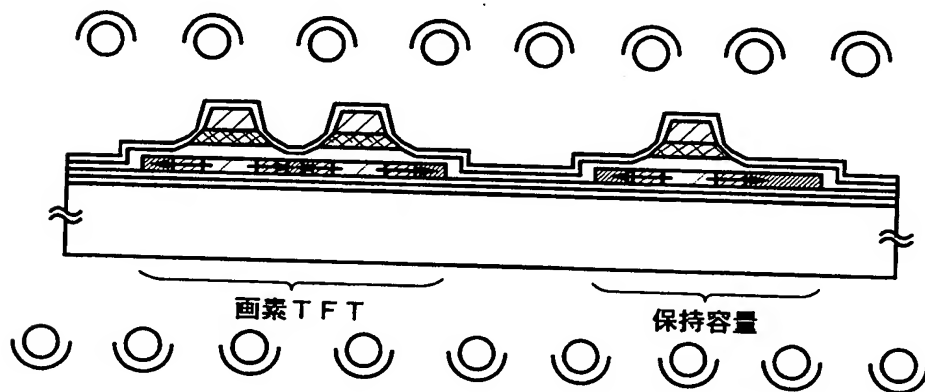
(A) 半導体層の結晶化



(B) 第1層間絶縁膜形成

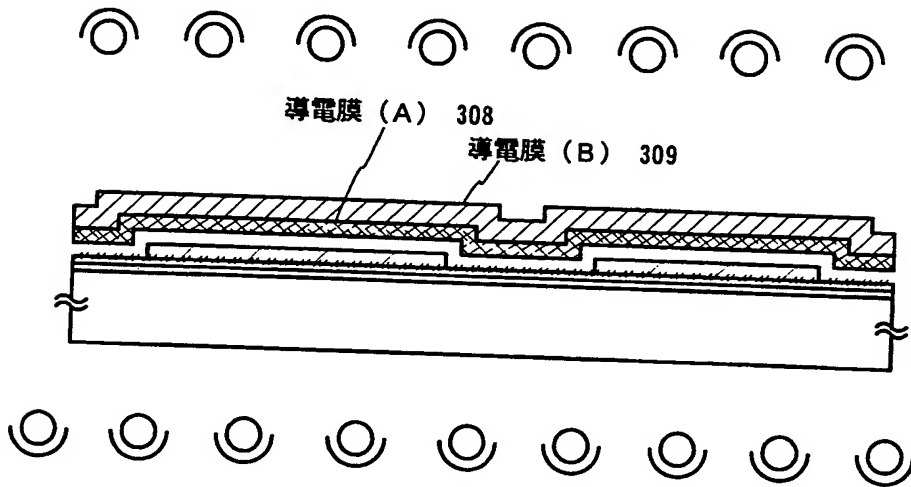


(C) 活性化工程（触媒元素ゲタリング工程）

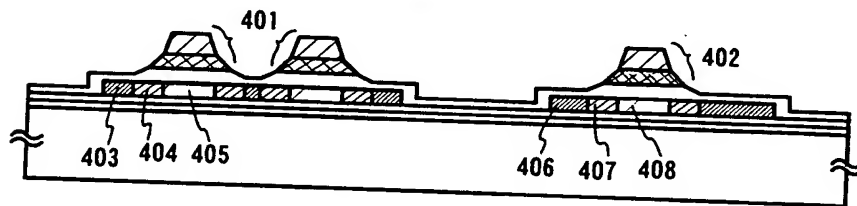


【図19】

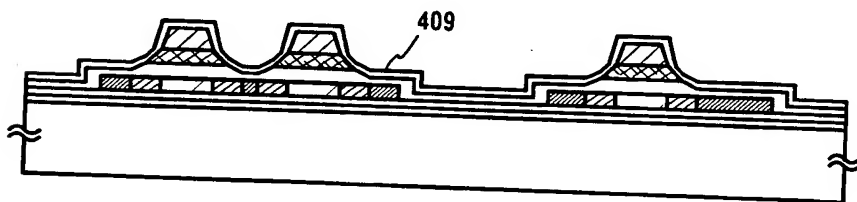
(A) 半導体膜の結晶化工程



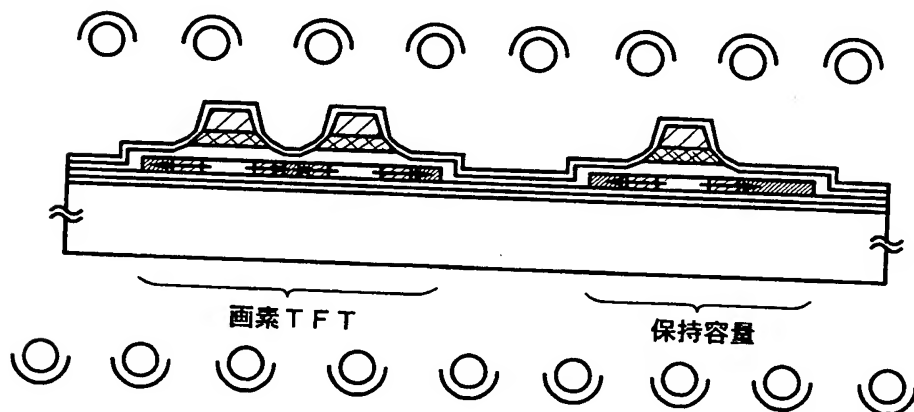
(B) ゲート電極形成/不純物領域形成



(C) 第1層間絶縁膜形成



(D) 活性化工程 (触媒元素ゲタリソ工程)



【書類名】 要約書

【要約】

【課題】 ガラスなど耐熱性の低い基板を用いた半導体装置の製造工程において、基板を変形させることなく、短時間の加熱処理で効率よく半導体膜の結晶化や結晶化に用いた触媒元素のゲッタリング処理をする方法を提供することを目的とする。

【解決手段】 本発明で開示する加熱処理方法は、冷却を行いながら光源を制御してパルス状の光を半導体膜に照射することで、効率よく短時間で半導体膜の加熱処理を行うことを特徴としている。

【選択図】 図 1

特2000-370724

出 願 人 履 歴 情 報

識別番号

[000153878]

1. 変更年月日

1990年 8月17日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷398番地

氏 名

株式会社半導体エネルギー研究所